

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applicants: Tetsujiro KONDO et al.

International Application No.: PCT/JP2003/014321

International Filing Date: November 11, 2003

For: APPARATUS AND METHOD FOR PROCESSING  
IMAGE SIGNAL, DEVICE AND METHOD FOR  
GENERATING COEFFICIENT DATA USED BY THEM,  
PROGRAM FOR PERFORMING THESE METHODS,  
AND COMPUTER-READABLE MEDIUM FOR  
RECORDING THE PROGRAM

745 Fifth Avenue  
New York, NY 10151

EXPRESS MAIL

Mailing Label Number: EV723350834US

Date of Deposit: May 19, 2005

I hereby certify that this paper or fee is being deposited with the United States Postal Service "Express Mail Post Office to Addressee" Service under 37 CFR 1.10 on the date indicated above and is addressed to Mail Stop PCT, Commissioner for Patents, P.O. Box 1450, Alexandria, VA 22313-1450.

Charles Jackson

(Typed or printed name of person mailing paper or fee)

Charles Jackson

(Signature of person mailing paper or fee)

CLAIM OF PRIORITY UNDER 37 C.F.R. § 1.78(a)(2)

Mail Stop PCT  
Commissioner for Patents  
P.O. Box 1450  
Alexandria, VA 22313-1450

Sir:

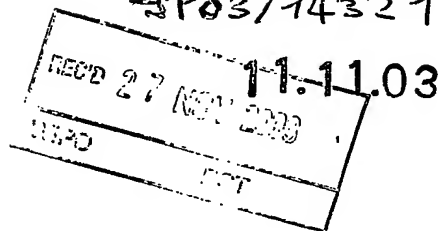
Pursuant to 35 U.S.C. 119, this application is entitled to a claim of priority to  
Application No. 2002-337196 filed on November 20, 2002.

Respectfully submitted,

FROMMER LAWRENCE & HAUG LLP  
Attorneys for Applicants

By: William S. Frommer  
William S. Frommer  
Reg. No. 25,506  
Tel. (212) 588-0800

日本国特許庁  
JAPAN PATENT OFFICE



別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 2002年11月20日  
Date of Application:

出願番号 特願2002-337196  
Application Number:  
[ST. 10/C]: [JP2002-337196]

出願人 ソニー株式会社  
Applicant(s):

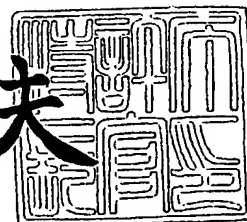
PRIORITY DOCUMENT  
SUBMITTED OR TRANSMITTED IN  
COMPLIANCE WITH  
RULE 17.1(a) OR (b)

BEST AVAILABLE COPY

2003年 8月14日

特許庁長官  
Commissioner,  
Japan Patent Office

今井康夫



出証番号 出証特2003-3066243

【書類名】 特許願

【整理番号】 0190101406

【提出日】 平成14年11月20日

【あて先】 特許庁長官殿

【国際特許分類】 H04N 7/13

【発明者】

【住所又は居所】 東京都品川区北品川 6 丁目 7 番 3 5 号 ソニー株式会社  
内

【氏名】 近藤 哲二郎

【発明者】

【住所又は居所】 東京都品川区北品川 6 丁目 7 番 3 5 号 ソニー株式会社  
内

【氏名】 渡辺 勉

【特許出願人】

【識別番号】 000002185

【氏名又は名称】 ソニー株式会社

【代理人】

【識別番号】 100090376

【弁理士】

【氏名又は名称】 山口 邦夫

【電話番号】 03-3291-6251

【選任した代理人】

【識別番号】 100095496

【弁理士】

【氏名又は名称】 佐々木 榮二

【電話番号】 03-3291-6251

【手数料の表示】

【予納台帳番号】 007548

【納付金額】 21,000円

【提出物件の目録】

【物件名】	明細書	1
【物件名】	図面	1
【物件名】	要約書	1
【包括委任状番号】	9709004	
【プルーフの要否】	要	

【書類名】 明細書

【発明の名称】 画像信号の処理装置および処理方法、それに使用される係数データの生成装置および生成方法、並びに各方法を実行するためのプログラム

【特許請求の範囲】

【請求項 1】 複数の画素データからなる第 1 の画像信号を、複数の画素データからなる第 2 の画像信号に変換する画像信号処理装置であって、

上記第 1 の画像信号の連続する複数のフレームの画素データを、該画素データに対応した隣接フレームとの間の動きベクトルと共に記憶する複数のフレームメモリ部と、

上記複数のフレームメモリ部に記憶されている複数のフレームに基づいて、上記第 2 の画像信号における注目位置に対して時間方向および空間方向の周辺に位置する複数の画素データを選択するデータ選択手段と、

上記データ選択手段で選択された複数の画素データを用いて、上記第 2 の画像信号における注目位置の画素データを生成する画素データ生成手段とを備え、

上記データ選択手段は、

上記第 2 の画像信号における注目位置が存在するフレームと対応する上記第 1 の画像信号の現在フレームが記憶されているフレームメモリ部から該注目位置に対して空間方向の周辺に位置する複数の画素データを選択し、

上記現在フレームの前および後のフレームが記憶されているフレームメモリ部から、上記複数のフレームメモリ部に画素データと共に記憶されている動きベクトルにより上記注目位置が動き補償されて得られた位置に対して空間方向の周辺に位置する複数の画素データを選択する

ことを特徴とする画像信号処理装置。

【請求項 2】 上記画素データ生成手段は、

上記第 2 の画像信号における注目位置の画素データが属するクラスを検出するクラス検出手段と、

上記クラス検出手段で検出されたクラスに対応した推定式の係数データを発生する係数データ発生手段と、

上記係数データ発生手段で発生された係数データおよび上記データ選択手段で

選択された複数の画素データを用いて、上記推定式に基づいて、上記第2の画像信号における上記注目位置の画素データを算出して得る演算手段とを有する

ことを特徴とする請求項1に記載の画像信号処理装置。

【請求項3】 上記クラス検出手段は、

少なくとも上記データ選択手段で選択された複数の画素データを用いて、上記第2の画像信号における注目位置の画素データが属するクラスを検出する

ことを特徴とする請求項2に記載の画像信号処理装置。

【請求項4】 上記フレームメモリ部は、複数のバンクを有してなり、

上記複数のバンクのそれぞれには、フレームを複数の小ブロックが二次元的に配置されてなる大ブロックを単位として分割した際の大ブロックの異なる位置の小ブロックが記憶される

ことを特徴とする請求項1に記載の画像信号処理装置。

【請求項5】 複数の画素データからなる第1の画像信号を、複数の画素データからなる第2の画像信号に変換する画像信号処理方法であって、

複数のフレームメモリ部に、第1の画像信号の連続する複数のフレームの画素データを、該画素データに対応した隣接フレームとの間の動きベクトルと共に記憶する第1のステップと、

上記複数のフレームメモリ部に記憶されている複数のフレームに基づいて、上記第2の画像信号における注目位置に対して時間方向および空間方向の周辺に位置する複数の画素データを選択する第2のステップと、

上記第2のステップで選択された複数の画素データを用いて、上記第2の画像信号における注目位置の画素データを生成する第3のステップとを備え、

上記第2のステップでは、

上記第2の画像信号における注目位置が存在するフレームと対応する上記第1の画像信号の現在フレームが記憶されているフレームメモリ部から該注目位置に対して空間方向の周辺に位置する複数の画素データを選択し、

上記現在フレームの前および後のフレームが記憶されているフレームメモリ部から、上記複数のフレームメモリ部に画素データと共に記憶されている動きベクトルにより上記注目位置が動き補償されて得られた位置に対して空間方向の周辺

に位置する複数の画素データを選択する

ことを特徴とする画像信号処理方法。

【請求項6】 複数の画素データからなる第1の画像信号を、複数の画素データからなる第2の画像信号に変換するために、

複数のフレームメモリ部に、第1の画像信号の連続する複数のフレームの画素データを、該画素データに対応した隣接フレームとの間の動きベクトルと共に記憶する第1のステップと、

上記複数のフレームメモリ部に記憶されている複数のフレームに基づいて、上記第2の画像信号における注目位置に対して時間方向および空間方向の周辺に位置する複数の画素データを選択する第2のステップと、

上記第2のステップで選択された複数の画素データを用いて、上記第2の画像信号における注目位置の画素データを生成する第3のステップとを備え、

上記第2のステップでは、

上記第2の画像信号における注目位置が存在するフレームと対応する上記第1の画像信号の現在フレームが記憶されているフレームメモリ部から該注目位置に対して空間方向の周辺に位置する複数の画素データを選択し、

上記現在フレームの前および後のフレームが記憶されているフレームメモリ部から、上記複数のフレームメモリ部に画素データと共に記憶されている動きベクトルにより上記注目位置が動き補償されて得られた位置に対して空間方向の周辺に位置する複数の画素データを選択する

画像信号処理方法をコンピュータに実行させるためのプログラム。

【請求項7】 複数の画素データからなる第1の画像信号を、複数の画素データからなる第2の画像信号に変換する際に使用される推定式の係数データを生成する装置であって、

上記第1の画像信号に対応する生徒信号の連続する複数のフレームの画素データを、該画素データに対応した隣接フレームとの間の動きベクトルと共に記憶する複数のフレームメモリ部と、

上記複数のフレームメモリ部に記憶されている複数のフレームに基づいて、上記第2の画像信号に対応した教師信号における注目位置に対して時間方向および

空間方向の周辺に位置する複数の画素データを選択するデータ選択手段と、

上記データ選択手段で選択された複数の画素データおよび上記教師信号における注目位置の画素データを用いて上記係数データを求める演算手段とを備え、

上記データ選択手段は、

上記教師信号における注目位置が存在するフレームと対応する上記生徒信号の現在フレームが記憶されているフレームメモリ部から該注目位置に対して空間方向の周辺に位置する複数の画素データを選択し、

上記現在フレームの前および後のフレームが記憶されているフレームメモリ部から、上記複数のフレームメモリ部に画素データと共に記憶されている動きベクトルにより上記注目位置が動き補償されて得られた位置に対して空間方向の周辺に位置する複数の画素データを選択する

ことを特徴とする係数データ生成装置。

【請求項 8】 複数の画素データからなる第 1 の画像信号を、複数の画素データからなる第 2 の画像信号に変換する際に使用される推定式の係数データを生成する方法であって、

複数のフレームメモリ部に、上記第 1 の画像信号に対応する生徒信号の連続する複数のフレームの画素データを、該画素データに対応した隣接フレームとの間の動きベクトルと共に記憶する第 1 のステップと、

上記複数のフレームメモリ部に記憶されている複数のフレームに基づいて、上記第 2 の画像信号に対応した教師信号における注目位置に対して時間方向および空間方向の周辺に位置する複数の画素データを選択する第 2 のステップと、

上記第 2 のステップで選択された複数の画素データおよび上記教師信号における注目位置の画素データを用いて上記係数データを求める第 3 のステップとを備え、

上記第 2 のステップでは、

上記教師信号における注目位置が存在するフレームと対応する上記生徒信号の現在フレームが記憶されているフレームメモリ部から該注目位置に対して空間方向の周辺に位置する複数の画素データを選択し、

上記現在フレームの前および後のフレームが記憶されているフレームメモリ部



から、上記複数のフレームメモリ部に画素データと共に記憶されている動きベクトルにより上記注目位置が動き補償されて得られた位置に対して空間方向の周辺に位置する複数の画素データを選択する

ことを特徴とする係数データ生成方法。

【請求項 9】 複数の画素データからなる第 1 の画像信号を、複数の画素データからなる第 2 の画像信号に変換する際に使用される推定式の係数データを生成するために、

複数のフレームメモリ部に、上記第 1 の画像信号に対応する生徒信号の連続する複数のフレームの画素データを、該画素データに対応した隣接フレームとの間の動きベクトルと共に記憶する第 1 のステップと、

上記複数のフレームメモリ部に記憶されている複数のフレームに基づいて、上記第 2 の画像信号に対応した教師信号における注目位置に対して時間方向および空間方向の周辺に位置する複数の画素データを選択する第 2 のステップと、

上記第 2 のステップで選択された複数の画素データおよび上記教師信号における注目位置の画素データを用いて上記係数データを求める第 3 のステップとを備え、

上記第 2 のステップでは、

上記教師信号における注目位置が存在するフレームと対応する上記生徒信号の現在フレームが記憶されているフレームメモリ部から該注目位置に対して空間方向の周辺に位置する複数の画素データを選択し、

上記現在フレームの前および後のフレームが記憶されているフレームメモリ部から、上記複数のフレームメモリ部に画素データと共に記憶されている動きベクトルにより上記注目位置が動き補償されて得られた位置に対して空間方向の周辺に位置する複数の画素データを選択する

係数データ生成方法をコンピュータに実行させるためのプログラム。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

この発明は、画像信号の処理装置および処理方法、それに使用される係数デー

タの生成装置および生成方法、並びに各方法を実行するためのプログラムに関する。

詳しくは、この発明は、複数のフレームメモリ部に、第1の画像信号の連続する複数のフレームの画素データを、該画素データに対応した隣接フレームとの間の動きベクトルと共に記憶しておき、現在フレームが記憶されているフレームメモリ部から第2の画像信号における注目位置に対して空間方向の周辺に位置する複数の画素データを選択すると共に、現在フレームの前後のフレームが記憶されているフレームメモリ部から、複数のフレームメモリ部に画素データと共に記憶されている動きベクトルにより注目位置が動き補償されて得られた位置に対して空間方向の周辺に位置する複数の画素データを選択し、これら選択された複数の画素データを用いて第2の画像信号における注目位置の画素データを生成することによって、第2の画像信号の品質の向上を容易に実現できるようにした画像信号処理装置等に係るものである。

#### 【0 0 0 2】

##### 【従来の技術】

画像信号の圧縮符号化方式として、D C T (discrete cosine transform) を用いたM P E G 2 (Moving Picture Experts Group 2) による符号化方式がある。この符号化方式では、ブロック毎に動き補償予測符号化が行われる。

#### 【0 0 0 3】

D C T は、ブロック内の画素に対して離散コサイン変換を施し、その離散コサイン変換により得られた係数データを再量子化し、さらにこの再量子化された係数データを可変長符号化するものである。この可変長符号化には、ハフマン符号等のエントロピー符号化が用いられることが多い。画像信号は直交変換されることにより、低周波から高周波までの多数の周波数データに分割される。

#### 【0 0 0 4】

この分割された周波数データに再量子化を施す場合、人間の視覚特性を考慮し、重要度の高い低周波データに関しては、細かく量子化を施し、重要度の低い高周波のデータに関しては、粗く量子化を施すことで、高画質を保持し、しかも効率が良い圧縮が実現できるという特長を有している。

**【0005】**

従来のDCTを用いた復号は、各周波数成分毎の量子化データをそのコードの代表値に変換し、それらの成分に対して逆DCT（IDCT：Inverse DCT）を施すことにより、再生データを得る。この代表値へ変換する時には、符号化時の量子化ステップ幅が使用される。

**【0006】****【発明が解決しようとする課題】**

上述のように、DCTを用いたMPEGによる符号化方式では、人間の視覚特性を考慮した符号化を行うことにより、高画質を保持し、高効率の圧縮が実現できるという特長がある。

**【0007】**

しかし、DCTを行う符号化はブロックを単位とした処理であることから、圧縮率が高くなるに従い、ブロック状の雑音、いわゆるブロック雑音（ブロック歪み）が発生することがある。また、エッジ等の急激な輝度変化がある部分には、高周波成分を粗く量子化したことによるざわざわとした雑音、いわゆるモスキート雑音が発生する。

**【0008】**

これらブロック雑音、モスキート雑音等の符号化雑音を、クラス分類適応処理によって除去することが考えられる。すなわち、符号化雑音を含む画像信号を第1の画像信号とし、符号化雑音が除去された画像信号を第2の画像信号とし、第2の画像信号における注目位置の画素データが属するクラスを検出し、このクラスに対応して第2の画像信号における注目位置の画素データを生成するものである。

**【0009】**

この場合、第1の画像信号に基づいて第2の画像信号における注目位置に対して空間方向の周辺だけでなく時間方向の周辺にも位置する複数の画素データを選択し、この複数の画素データを用いて第2の画像信号における注目位置の画素データを生成することで、第2の画像信号の品質を高めることが可能となる。しかし、その場合に時間方向の周辺に位置する複数の画素データとして、注目位置に

対して空間方向の周辺に位置する複数の画素データと相関の高いものを選択して用いる必要がある。

#### 【0010】

この発明の目的は、第2の画像信号の品質の向上を容易に実現し得る画像信号処理装置等を提供することにある。

#### 【0011】

##### 【課題を解決するための手段】

この発明に係る画像信号処理装置は、複数の画素データからなる第1の画像信号を、複数の画素データからなる第2の画像信号に変換する画像信号処理装置であって、第1の画像信号の連続する複数のフレームの画素データを、この画素データに対応した隣接フレームとの間の動きベクトルと共に記憶する複数のフレームメモリ部と、この複数のフレームメモリ部に記憶されている複数のフレームに基づいて、第2の画像信号における注目位置に対して時間方向および空間方向の周辺に位置する複数の画素データを選択するデータ選択手段と、このデータ選択手段で選択された複数の画素データを用いて、第2の画像信号における注目位置の画素データを生成する画素データ生成手段とを備え、データ選択手段は、第2の画像信号における注目位置が存在するフレームと対応する第1の画像信号の現在フレームが記憶されているフレームメモリ部からこの注目位置に対して空間方向の周辺に位置する複数の画素データを選択し、現在フレームの前および後のフレームが記憶されているフレームメモリ部から、複数のフレームメモリ部に画素データと共に記憶されている動きベクトルにより注目位置が動き補償されて得られた位置に対して空間方向の周辺に位置する複数の画素データを選択するものである。

#### 【0012】

また、この発明に係る画像信号処理方法は、複数の画素データからなる第1の画像信号を、複数の画素データからなる第2の画像信号に変換する画像信号処理方法であって、複数のフレームメモリ部に、第1の画像信号の連続する複数のフレームの画素データを、この画素データに対応した隣接フレームとの間の動きベクトルと共に記憶する第1のステップと、複数のフレームメモリ部に記憶されて

いる複数のフレームに基づいて、第 2 の画像信号における注目位置に対して時間方向および空間方向の周辺に位置する複数の画素データを選択する第 2 のステップと、この第 2 のステップで選択された複数の画素データを用いて、第 2 の画像信号における注目位置の画素データを生成する第 3 のステップとを備え、第 2 のステップでは、第 2 の画像信号における注目位置が存在するフレームと対応する第 1 の画像信号の現在フレームが記憶されているフレームメモリ部からこの注目位置に対して空間方向の周辺に位置する複数の画素データを選択し、現在フレームの前および後のフレームが記憶されているフレームメモリ部から、複数のフレームメモリ部に画素データと共に記憶されている動きベクトルにより注目位置が動き補償されて得られた位置に対して空間方向の周辺に位置する複数の画素データを選択するものである。

#### 【0 0 1 3】

また、この発明に係るプログラムは、上述の画像信号処理方法をコンピュータに実行させるためのものである。

#### 【0 0 1 4】

この発明においては、複数のフレームメモリ部に、第 1 の画像信号の連続する複数のフレームの画素データが、この画素データに対応した隣接フレームとの間の動きベクトルと共に記憶される。

#### 【0 0 1 5】

そして、複数のフレームメモリ部に記憶されている複数のフレームに基づいて、第 2 の画像信号における注目位置に対して時間方向および空間方向の周辺に位置する複数の画素データが選択される。

#### 【0 0 1 6】

この場合、第 2 の画像信号における注目位置が存在するフレームと対応する第 1 の画像信号の現在フレームが記憶されているフレームメモリ部から、この注目位置に対して空間方向の周辺に位置する複数の画素データが選択される。また、現在フレームの前および後のフレームが記憶されているフレームメモリ部から、複数のフレームメモリ部に画素データと共に記憶されている動きベクトルにより注目位置が動き補償されて得られた位置に対して空間方向の周辺に位置する複数

の画素データが選択される。

#### 【0017】

そして、この選択された複数の画素データを用いて第2の画像信号における注目位置の画素データが選択される。例えば、以下のようにして注目位置の画素データが生成される。すなわち、第2の画像信号における注目位置の画素データが属するクラスが検出され、この検出されたクラスに対応した推定式の係数データが発生される。そして、発生された係数データおよび選択された複数の画素データを用いて、推定式に基づいて、第2の画像信号における注目位置の画素データが算出される。

#### 【0018】

複数のフレームメモリ部に画素データと共に記憶された動きベクトルにより現在フレームの前後のフレームの動き補償を行って、現在フレームの前後のフレームから選択された複数の画素データを、現在フレームから選択された複数の画素データとの相関が高いものとするものであり、第2の画像信号の品質の向上を容易に実現できる。

#### 【0019】

なお、少なくとも、上述したように選択された複数の画素データを用いて、第2の画像信号における注目位置の画素データが属するクラスを検出するようにしてもよい。これにより、第2の画像信号における注目位置の画素データを生成する際に用いられる複数の画素データに対応した時空間クラスを良好に検出できる。

#### 【0020】

また、フレームメモリ部が複数のバンクで構成されるようにし、複数のバンクのそれぞれには、フレームを複数の小ブロックが二次元的に配置されてなる大ブロックを単位として分割し、この大ブロックの異なる位置の小ブロックを記憶するようにしてもよい。これにより、第2の画像信号における注目位置の画素データを生成する際に用いられる複数の画素データを複数のバンクから並行して読み出すことができ、画素データの生成速度を高めることができる。

#### 【0021】

この発明に係る係数データ生成装置は、複数の画素データからなる第1の画像信号を、複数の画素データからなる第2の画像信号に変換する際に使用される推定式の係数データを生成する装置であって、第1の画像信号に対応する生徒信号の連続する複数のフレームの画素データを、この画素データに対応した隣接フレームとの間の動きベクトルと共に記憶する複数のフレームメモリ部と、この複数のフレームメモリ部に記憶されている複数のフレームに基づいて、第2の画像信号に対応した教師信号における注目位置に対して時間方向および空間方向の周辺に位置する複数の画素データを選択するデータ選択手段と、このデータ選択手段で選択された複数の画素データおよび教師信号における注目位置の画素データを用いて係数データを求める演算手段とを備え、データ選択手段は、教師信号における注目位置が存在するフレームと対応する生徒信号の現在フレームが記憶されているフレームメモリ部からこの注目位置に対して空間方向の周辺に位置する複数の画素データを選択し、現在フレームの前および後のフレームが記憶されているフレームメモリ部から、複数のフレームメモリ部に画素データと共に記憶されている動きベクトルにより注目位置が動き補償されて得られた位置に対して空間方向の周辺に位置する複数の画素データを選択するものである。

#### 【0022】

また、この発明に係る係数データ生成方法は、複数の画素データからなる第1の画像信号を、複数の画素データからなる第2の画像信号に変換する際に使用される推定式の係数データを生成する方法であって、複数のフレームメモリ部に、第1の画像信号に対応する生徒信号の連続する複数のフレームの画素データを、この画素データに対応した隣接フレームとの間の動きベクトルと共に記憶する第1のステップと、複数のフレームメモリ部に記憶されている複数のフレームに基づいて、第2の画像信号に対応した教師信号における注目位置に対して時間方向および空間方向の周辺に位置する複数の画素データを選択する第2のステップと、この第2のステップで選択された複数の画素データおよび教師信号における注目位置の画素データを用いて係数データを求める第3のステップとを備え、第2のステップでは、教師信号における注目位置が存在するフレームと対応する生徒信号の現在フレームが記憶されているフレームメモリ部からこの注目位置に対し

て空間方向の周辺に位置する複数の画素データを選択し、現在フレームの前および後のフレームが記憶されているフレームメモリ部から、複数のフレームメモリ部に画素データと共に記憶されている動きベクトルにより注目位置が動き補償されて得られた位置に対して空間方向の周辺に位置する複数の画素データを選択するものである。

#### 【0023】

また、この発明に係るプログラムは、上述の係数データ生成方法をコンピュータに実行させるためのものである。

#### 【0024】

この発明において、複数のフレームメモリ部に、生徒信号の連続する複数のフレームの画素データが、この画素データに対応した隣接フレームとの間の動きベクトルと共に記憶される。

#### 【0025】

そして、複数のフレームメモリ部に記憶されている複数のフレームに基づいて、教師信号における注目位置に対して時間方向および空間方向の周辺に位置する複数の画素データが選択される。そして、この選択された複数の画素データおよび教師信号における注目位置の画素データを用いて、係数データが求められる。

#### 【0026】

この場合、教師信号における注目位置が存在するフレームと対応する生徒信号の現在フレームが記憶されているフレームメモリ部から、この注目位置に対して空間方向の周辺に位置する複数の画素データが選択される。また、現在フレームの前および後のフレームが記憶されているフレームメモリ部から、複数のフレームメモリ部に画素データと共に記憶されている動きベクトルにより注目位置が動き補償されて得られた位置に対して空間方向の周辺に位置する複数の画素データが選択される。

#### 【0027】

上述したようにして第1の画像信号を第2の画像信号に変換する際に使用される推定式の係数データが生成されるが、第1の画像信号から第2の画像信号に変換する際には、その係数データが使用されて、推定式により、第2の画像信号に



おける注目位置の画素データが算出される。これにより、推定式を使用して第1の画像信号から第2の画像信号に変換する場合に、第2の画像信号の品質の向上を容易に実現できる。

#### 【0028】

##### 【発明の実施の形態】

以下、図面を参照しながら、この発明の実施の形態について説明する。図1は、実施の形態としてのデジタル放送受信機100の構成を示している。

このデジタル放送受信機100は、マイクロコンピュータを備え、システム全体の動作を制御するためのシステムコントローラ101と、リモートコントロール信号RMを受信するリモコン信号受信回路102とを有している。リモコン信号受信回路102は、システムコントローラ101に接続され、リモコン送信機200よりユーザの操作に応じて出力されるリモートコントロール信号RMを受信し、その信号RMに対応する操作信号をシステムコントローラ101に供給するように構成されている。

#### 【0029】

また、デジタル放送受信機100は、受信アンテナ105と、この受信アンテナ105で捕らえられた放送信号(RF変調信号)が供給され、選局処理、復調処理および誤り訂正処理等を行って、所定番組に係る符号化された画像信号としてのMPEG2ストリームを得るチューナ部106とを有している。

#### 【0030】

また、デジタル放送受信機100は、このチューナ部106より出力されるMPEG2ストリームを復号化して画像信号Vaを得るMPEG2復号化器107と、このMPEG2復号化器107より出力される画像信号Vaを一時的に格納するバッファメモリ108とを有している。

#### 【0031】

図2は、MPEG2復号化器107の構成を示している。

この復号化器107は、MPEG2ストリームが入力される入力端子71と、この入力端子71に入力されたMPEG2ストリームを一時的に格納するストリームバッファ72とを有している。

## 【0032】

また、この復号化器107は、ストリームバッファ72に格納されているMP EG2ストリームより周波数係数としてのDCT(Discrete Cosine Transform: 離散コサイン変換)係数を抽出する抽出回路73と、この抽出回路73で抽出された可変長符号化、例えばハフマン符号化されているDCT係数に対して可変長復号化を行う可変長復号化回路74とを有している。

## 【0033】

また、この復号化器107は、ストリームバッファ72に格納されているMP EG2ストリームより量子化特性指定情報QIを抽出する抽出回路75と、この量子化特性指定情報QIに基づいて、可変長復号化回路74より出力される量子化DCT係数に対して逆量子化を行う逆量子化回路76と、この逆量子化回路76より出力されるDCT係数に対して逆DCTを行う逆DCT回路77とを有している。

## 【0034】

また、復号化器107は、Iピクチャ(Intra-Picture)およびPピクチャ(Predictive-Picture)の画素データをメモリ(図示せず)に記憶すると共に、これらの画素データを用いて逆DCT回路77からPピクチャまたはBピクチャ(Bidirectionally predictive-Picture)の残差データが出力されるとき、対応するリファレンスデータVrefを生成して出力する予測メモリ回路78を有している。

## 【0035】

また、復号化器107は、逆DCT回路77からPピクチャまたはBピクチャの残差データが出力されるとき、その残差データに予測メモリ回路78で生成されたリファレンスデータVrefを加算する加算回路79を有している。なお、逆DCT回路77からIピクチャの画素データが出力されるとき、予測メモリ回路78から加算回路79にリファレンスデータVrefは供給されず、従って加算回路79からは逆DCT回路77より出力されるIピクチャの画素データがそのまま出力される。

## 【0036】

また、復号化器107は、加算回路79より出力されるIピクチャおよびPピクチャの画素データを予測メモリ回路78に供給してメモリに記憶させると共に、この加算回路79より出力される各ピクチャの画素データを正しい順に並べ直して画像信号Vaとして出力するピクチャ選択回路80と、このピクチャ選択回路80より出力される画像信号Vaを出力する出力端子81とを有している。

#### 【0037】

因に、MPEG方式の符号化では、実際のフレーム／フィールドの順番とは異なる順番で符号化が行われている。すなわち、Iピクチャ、Pピクチャの画像信号が先に符号化され、それらの間に挟まれたBピクチャの画像信号はその後に符号化されている。ピクチャ選択回路80は、各ピクチャの画像信号を符号化の順番から実際のフレーム／フィールドの順番に並べ直して出力する。

#### 【0038】

また、復号化器107は、ストリームバッファ72に格納されているMPEG2ストリームより符号化制御情報、すなわちピクチャ情報PI、動き補償用ベクトル情報MIを抽出する抽出回路82を有している。抽出回路82で抽出される動き補償用ベクトル情報MIは予測メモリ回路78に供給され、この予測メモリ回路78ではこの動き補償用ベクトル情報MIを用いてリファレンスデータVrefを生成する際に動き補償が行われる。抽出回路82で抽出されるピクチャ情報PIは予測メモリ回路78、ピクチャ選択回路80に供給され、これら予測メモリ回路78、ピクチャ選択回路80ではこのピクチャ情報PIに基づいてピクチャの識別が行われる。

#### 【0039】

図2に示すMPEG2復号化器107の動作を説明する。

ストリームバッファ72に記憶されているMPEG2ストリームが抽出回路73に供給されて周波数係数としてのDCT係数が抽出される。このDCT係数は可変長符号化されており、このDCT係数は可変長復号化回路74に供給されて復号化される。そして、この可変長復号化回路74より出力される各DCTブロックの量子化DCT係数が逆量子化回路76に供給されて逆量子化が施される。

#### 【0040】

逆量子化回路 76 より出力される各 DCT ブロックの DCT 係数に対して逆 DCT 回路 77 で逆 DCT が施されて各ピクチャのデータが得られる。この各ピクチャのデータは加算回路 79 を介してピクチャ選択回路 80 に供給される。この場合、逆 DCT 回路 77 から P ピクチャまたは B ピクチャの残差データが出力されるとき、加算回路 79 で予測メモリ回路 78 より出力されるリファレンスデータ Vref が加算される。そして、加算回路 79 より出力される各ピクチャの画素データはピクチャ選択回路 80 で正しい順に並べ直されて出力端子 81 に出力される。

#### 【0041】

図 1 に戻って、また、デジタル放送受信機 100 は、バッファメモリ 108 に記憶されている画像信号 Va を、ブロック雑音（ブロック歪み）やモスキート雑音などの符号化雑音が低減された画像信号 Vb に変換する画像信号処理部 110 と、この画像信号処理部 110 より出力される画像信号 Vb による画像を表示するディスプレイ部 111 とを有している。ディスプレイ部 111 は、例えば CRT (cathode-ray tube) ディスプレイ、あるいは LCD (liquid crystal display) 等の表示器で構成されている。

#### 【0042】

図 1 に示すデジタル放送受信機 100 の動作を説明する。

チューナ部 106 より出力される MPEG 2 ストリームは MPEG 2 復号化器 107 に供給されて復号化される。そして、この復号化器 107 より出力される画像信号 Va は、バッファメモリ 108 に供給されて一時的に格納される。

#### 【0043】

バッファメモリ 108 に一時的に格納された画像信号 Va は画像信号処理部 110 に供給され、符号化雑音が低減された画像信号 Vb に変換される。この画像信号処理部 110 では、画像信号 Va を構成する画素データから、画像信号 Vb を構成する画素データが生成される。

#### 【0044】

画像信号処理部 110 で得られた画像信号 Vb はディスプレイ部 111 に供給される。ディスプレイ部 111 の画面上には、その画像信号 Vb による画像が表

示される。

#### 【0045】

次に、画像信号処理部110の詳細を説明する。

画像信号処理部110は、バッファメモリ108に一時的に格納された画像信号Vaを入力し、この画像信号Vaの連続した所定フレーム、ここでは連続した5フレームを常に記憶した状態とし、この5フレームから予測タップとしての複数の画素データを選択的に出力するメモリ部121を有している。

#### 【0046】

図3は、メモリ部121の構成を示している。

このメモリ部121は、6個のフレームメモリ部21a～21fと、6個のデータセクタ22a～22fと、メモリW/R制御回路22とを有している。

#### 【0047】

フレームメモリ部21a～21fは、それぞれ、画像信号Vaの1フレーム分を記憶し得る容量を持っている。この場合、フレームメモリ部21a～21fのそれぞれには、1フレーム分の画素データが記憶されると共に、各画素データに対応した隣接フレームとの間の動きベクトルも記憶される。この隣接フレームとの間の動きベクトルは、1フレーム前のフレームとの間の動きベクトルBWVおよび1フレーム後のフレームとの間の動きベクトルFWVからなっている。これらの動きベクトルBWV、FWVは、後述する動きベクトル検出部122において検出される。

#### 【0048】

フレームメモリ部21a～21fは、それぞれ、複数個のバンクで構成される。本実施の形態においては、図4に示すように、バンク0～バンク3までの4個のバンクで構成されている。ここで、フレームメモリ部21a～21fのそれぞれに記憶されるフレームは、図5に示すように、「0」～「3」の小ブロックが二次元的に配置されてなる大ブロックを単位として分割される。

#### 【0049】

そして、バンク0～バンク3のそれぞれには、大ブロックの異なる位置の小ブロックが記憶される。つまり、バンク0には、大ブロックの「0」の小ブロック

のみが記憶される。バンク1には、大ブロックの「1」の小ブロックのみが記憶される。バンク2には、大ブロックの「2」の小ブロックのみが記憶される。バンク3には、大ブロックの「3」の小ブロックのみが記憶される。

#### 【0050】

本実施の形態において、小ブロックは、 $8 \times 8$ 個の画素データで構成されている。なお例えば、画素データは8ビットのデータであり、動きベクトルBWV, FWVはそれぞれ16ビットのデータである。

#### 【0051】

バンク0～バンク3は、それぞれ、各小ブロックを構成する $8 \times 8$ 個の画素データを同時に読み出し可能となるように構成される。例えば、各小ブロックを構成する $8 \times 8$ 個の画素データは、メモリ構造は図示せずも、同一のワードラインに接続されたメモリセルに記憶される。

#### 【0052】

メモリW/R制御回路22は、フレームメモリ部21a～21fの書き込み、読み出しを制御すると共に、データセクタ22a～22fにおけるデータ選択を制御する。

#### 【0053】

フレームメモリ部21a～21fは、画像信号Vaの連続した5フレームが常に記憶された状態とされる。そして、これら5フレームが記憶された5個のフレームメモリ部のそれぞれから、予測タップとしての複数の画素データを取り出すために、それぞれ4ブロック分( $16 \times 16$ 個)の画素データが読み出される。

#### 【0054】

すなわち、あるフレーム期間では、フレームメモリ部21a～21eに連続した $n-2$ ,  $n-1$ ,  $n$ ,  $n+1$ ,  $n+2$ の5フレームが記憶された状態となり、フレームメモリ部21fにフレーム $n+3$ の書き込みが行われる。次のフレーム期間では、フレームメモリ部21b～21fに連続した $n-1$ ,  $n$ ,  $n+1$ ,  $n+2$ ,  $n+3$ の5フレームが記憶された状態となり、フレームメモリ部21aにフレーム $n+4$ の書き込みが行われる。

#### 【0055】

また、次のフレーム期間では、フレームメモリ部 21c ~ 21f, 21a に連続した  $n$ ,  $n+1$ ,  $n+2$ ,  $n+3$ ,  $n+4$  の 5 フレームが記憶された状態となり、フレームメモリ部 21b にフレーム  $n+5$  の書き込みが行われる。以下のフレーム期間では、同様に、フレームメモリ部 21c, 21d, 21e, ... に  $n+6$ ,  $n+7$ ,  $n+8$ , ... のフレームの書き込みが行われる。

#### 【0056】

あるフレーム期間で、5 個のフレームメモリ部に記憶されている画像信号  $V_a$  の連続した 5 フレームのうち、中央のフレームは、画像信号  $V_b$  における注目位置が存在するフレームと対応する現在フレーム  $fr(0)$  とされる。この現在フレーム  $fr(0)$  が記憶されているフレームメモリ部から、注目位置  $P(0)$  に対して空間方向（水平方向および垂直方向）の周辺に位置する複数の画素データ、本実施の形態においては  $5 \times 5$  個の画素データを取り出すために、この複数の画素データを含む範囲の 4 ブロック分（ $16 \times 16$  個）の画素データが同時に読み出される。

#### 【0057】

上述の 4 ブロック分の画素データは、上述したバンク 0 ~ バンク 3 からそれぞれ 1 ブロック分の画素データが読み出されて構成される。ここで、 $5 \times 5$  個の画素データが図 6A のケース 0 ~ ケース 3 で示す 4 ブロックの範囲内にある場合には、それぞれ、バンク 0 ~ バンク 3 からは図 6B のケース 0 ~ ケース 3 の黒点で示すブロックの画素データが読み出される。このことは、以下に述べる、フレーム  $fr(-1)$ ,  $fr(+1)$ ,  $fr(-2)$ ,  $fr(+2)$  が記憶されているフレームメモリ部から 4 ブロック分の画素データが読み出される場合においても同様である。

#### 【0058】

なお、この現在フレーム  $fr(0)$  が記憶されているフレームメモリ部からは、注目位置  $P(0)$  の画素データと対にして記憶されている動きベクトル  $BWV(0)$ ,  $FWV(0)$  も読み出される。この動きベクトル  $BWV(0)$ ,  $FWV(0)$  は、メモリ  $W/R$  制御回路 23 に供給される。

#### 【0059】

メモリ  $W/R$  制御回路 23 は、注目位置  $P(0)$  を動きベクトル  $BWV(0)$  により

動き補償して、現在フレーム  $f_r(0)$  の前のフレーム  $f_r(-1)$  における上述の注目位置  $P(0)$  に対応した位置  $P(-1)$  を求める。同様に、メモリ  $W/R$  制御回路 23 は、注目位置  $P(0)$  を動きベクトル  $FWV(0)$  により動き補償して、現在フレーム  $f_r(0)$  の後のフレーム  $f_r(+1)$  における上述の注目位置  $P(0)$  に対応した位置  $P(+1)$  を求める。

#### 【0060】

そして、フレーム  $f_r(-1)$  が記憶されているフレームメモリ部から、位置  $P(-1)$  に対して空間方向（水平方向および垂直方向）の周辺に位置する複数の画素データ、本実施の形態においては  $5 \times 5$  個の画素データを取り出すために、この複数の画素データを含む範囲の 4 ブロック分（ $16 \times 16$  個）の画素データが同時に読み出される。

#### 【0061】

同様に、フレーム  $f_r(+1)$  が記憶されているフレームメモリ部から、位置  $P(+1)$  に対して空間方向（水平方向および垂直方向）の周辺に位置する複数の画素データ、本実施の形態においては  $5 \times 5$  個の画素データを取り出すために、この複数の画素データを含む範囲の 4 ブロック分（ $16 \times 16$  個）の画素データが同時に読み出される。

#### 【0062】

なお、フレーム  $f_r(-1)$  が記憶されているフレームメモリ部からは、位置  $P(-1)$  の画素データと対にして記憶されている動きベクトル  $BWV(-1)$  も読み出される。一方、フレーム  $f_r(+1)$  が記憶されているフレームメモリ部からは、位置  $P(+1)$  の画素データと対にして記憶されている動きベクトル  $FWV(+1)$  も読み出される。これら動きベクトル  $BWV(-1)$ 、 $FWV(+1)$  は、メモリ  $W/R$  制御回路 23 に供給される。

#### 【0063】

メモリ  $W/R$  制御回路 23 は、注目位置  $P(-1)$  を動きベクトル  $BWV(-1)$  により動き補償して、フレーム  $f_r(-1)$  の前のフレーム  $f_r(-2)$  における上述の注目位置  $P(0)$  に対応した位置  $P(-2)$  を求める。同様に、メモリ  $W/R$  制御回路 23 は、位置  $P(+1)$  を動きベクトル  $FWV(+1)$  により動き補償して、フレーム  $f_r(+1)$



の後のフレーム  $f_r(+2)$  における上述の注目位置  $P(0)$  に対応した位置  $P(+2)$  を求める。

#### 【0064】

そして、フレーム  $f_r(-2)$  が記憶されているフレームメモリ部から、位置  $P(-2)$  に対して空間方向（水平方向および垂直方向）の周辺に位置する複数の画素データ、本実施の形態においては  $5 \times 5$  個の画素データを取り出すために、この複数の画素データを含む範囲の 4 ブロック分（ $16 \times 16$  個）の画素データが同時に読み出される。

#### 【0065】

同様に、フレーム  $f_r(+2)$  が記憶されているフレームメモリ部から、位置  $P(+2)$  に対して空間方向（水平方向および垂直方向）の周辺に位置する複数の画素データ、本実施の形態においては  $5 \times 5$  個の画素データを取り出すために、この複数の画素データを含む範囲の 4 ブロック分（ $16 \times 16$  個）の画素データが同時に読み出される。

#### 【0066】

データセクタ  $22a \sim 22f$  は、それぞれ、フレームメモリ部  $21a \sim 21f$  から同時に読み出される 4 ブロック分（ $16 \times 16$  個）の画素データから、予測タップとすべき  $5 \times 5$  個の画素データを選択的に取り出すためのものである。この場合、データセクタ  $22a \sim 22f$  でそれぞれ取り出される  $5 \times 5$  個の画素データは、それぞれ位置  $P(-2)$ ,  $P(-1)$ ,  $P(0)$ ,  $P(+1)$ ,  $P(+2)$  によって、一義的に決まる。

#### 【0067】

図 7A のハッチング領域は、図 6A, B に示すケース 0 の場合であって、 $5 \times 5$  個の画素データが 4 ブロックに跨っているときに、予測タップとして取り出される画素データの範囲例を示している。図 7B のハッチング領域は、図 6A, B に示すケース 1 の場合であって、 $5 \times 5$  個の画素データが 4 ブロックに跨っているときに、予測タップとして取り出される画素データの範囲例を示している。

#### 【0068】

図 7C のハッチング領域は、図 6A, B に示すケース 2 の場合であって、 $5 \times$

5個の画素データが4ブロックに跨っているときに、予測タップとして取り出される画素データの範囲例を示している。図7Dのハッチング領域は、図6A、Bに示すケース3の場合であって、 $5 \times 5$ 個の画素データが4ブロックに跨っているときに、予測タップとして取り出される画素データの範囲例を示している。

#### 【0069】

このようにメモリ部121は、画像信号V<sub>a</sub>の連続する5フレーム $f_r(-2)$ ,  $f_r(-1)$ ,  $f_r(0)$ ,  $f_r(+1)$ ,  $f_r(+2)$ に基づいて、画像信号V<sub>b</sub>における注目位置に対して空間方向（水平方向および垂直方向）および時間方向（フレーム方向）の周辺に位置する複数の画素データを予測タップの画素データとして出力する。

#### 【0070】

図8は、メモリ部121より予測タップの画素データとして出力される、各フレームの画素データの位置関係を示している。なお、図8においては、図面の簡単化のために、各フレームには画素を示す黒丸を $5 \times 5$ 個ではなく、 $3 \times 3$ 個のみを示している。

#### 【0071】

上述したように、フレーム $f_r(-1)$ の位置 $P(-1)$ は注目位置 $P(0)$ を動きベクトル $BWV(0)$ で動き補償して得られた位置であり、またフレーム $f_r(-2)$ の位置 $P(-2)$ は位置 $P(-1)$ を動きベクトル $BWV(-1)$ で動き補償して得られた位置である。同様に、フレーム $f_r(+1)$ の位置 $P(+1)$ は注目位置 $P(0)$ を動きベクトル $FWV(0)$ で動き補償して得られた位置であり、またフレーム $f_r(+2)$ の位置 $P(+2)$ は位置 $P(+1)$ を動きベクトル $FWV(+1)$ で動き補償して得られた位置である。

#### 【0072】

なお、上述では、予測タップの画素データとして、5フレーム $f_r(-2)$ ,  $f_r(-1)$ ,  $f_r(0)$ ,  $f_r(+1)$ ,  $f_r(+2)$ のそれぞれから $5 \times 5$ 個の画素データを取り出すものを示したが、各フレームから取り出す画素データの個数はこれに限定されるものではない。例えば、現在フレーム $f_r(0)$ から取り出す画素データの個数を最も多くし、この現在フレーム $f_r(0)$ から離れたフレームほど取り出す画素データの個数が少なくなるようにしてもよい。

## 【0073】

図1に戻って、また、画像信号処理部110は、バッファメモリ108に記憶されている画像信号V<sub>a</sub>に基づいて、この画像信号V<sub>a</sub>を構成する各画素データに対応した動きベクトルBWV、FWVを検出する動きベクトル検出部122を有している。この動きベクトル検出部122では、例えば従来周知のブロックマッチング法により動きベクトルBWV、FWVが検出される。

## 【0074】

上述したように、動きベクトルBWVは1フレーム前のフレームとの間の動きベクトルであり、FWVは1フレーム後のフレームとの間の動きベクトルである。このように動きベクトル検出部122で検出される動きベクトルBWV、FWVはメモリ部121に供給され、上述したように画素データと対にして記憶される。

## 【0075】

また、画像信号処理部110は、メモリ部121より、画像信号V<sub>b</sub>における注目位置に対応して出力される、画像信号V<sub>a</sub>の連続する5フレームfr(-2), fr(-1), fr(0), fr(+1), fr(+2)から順次取り出された予測タップの画素データx<sub>i</sub>を蓄積するタップ蓄積部123を有している。

## 【0076】

また、画像信号処理部110は、画像信号V<sub>b</sub>における注目位置の画素データが属するクラスを示すクラスコードCLを生成する、クラス検出手段としてのクラス分類部124を有している。このクラス分類部124は、タップ蓄積部123に蓄積された予測タップの画素データx<sub>i</sub> (i=1~n、nは予測タップの個数)と、メモリ部121で画素データx<sub>i</sub>を取り出すために用いられた動きベクトルBWV(0)、BWV(-1)、FWV(0)、FWV(+1)とを用いて、クラスコードCLを生成する。

## 【0077】

図9は、クラス分類部124の構成を示している。

このクラス分類部124は、画素データx<sub>i</sub>を入力する入力端子51と、この入力端子51に入力される画素データx<sub>i</sub>に基づいて、時空間クラスを示すクラ

スコードCL1を生成するクラス生成回路52とを有している。クラス生成回路52は、画素データ $x_i$ のそれぞれに例えば1ビットのADRC (Adaptive Dynamic Range Coding)等の処理を施し、時空間クラスを示すクラスコードCL1を生成する。

#### 【0078】

ADRCは、クラスタップの複数の画素データの最大値および最小値を求め、最大値と最小値の差であるダイナミックレンジを求め、ダイナミックレンジに適応して各画素値を再量子化するものである。1ビットのADRCの場合、クラスタップの複数の画素値の平均値より大きいか、小さいかでその画素値が1ビットに変換される。ADRC処理は、画素値のレベル分布を表すクラスの数と比較的小さなものにするための処理である。したがって、ADRCに限らず、VQ (ベクトル量子化) 等の画素値のビット数を圧縮する符号化を使用するようにしてもよい。

#### 【0079】

また、クラス分類部124は、動きベクトルBWV(0), BWV(-1), FWV(0), FWV(+1)を入力するための入力端子53と、この入力端子53に入力された動きベクトルを閾値判定して、動きベクトルクラスを示すクラスコードCL2を生成するクラス生成回路54とを有している。

#### 【0080】

また、クラス分類部124は、クラス生成回路52, 54で生成されるクラスコードCL1, CL2を統合して1個のクラスコードCLとするクラス統合回路55と、このクラスコードCLを出力する出力端子56とを有している。

#### 【0081】

図9に示すクラス分類部124の動作を説明する。入力端子51に、タップ蓄積部123 (図1参照) に蓄積された画素データ $x_i$ が入力され、この画素データ $x_i$ はクラス生成回路52に供給される。クラス生成回路52は、画素データ $x_i$ のそれぞれに例えば1ビットのADRC等の処理を施し、時空間クラスを示すクラスコードCL1を生成する。

#### 【0082】

また、入力端子 53 に、メモリ部 121 (図 1 参照) から、動きベクトル  $BWV(0)$ ,  $BWV(-1)$ ,  $FWV(0)$ ,  $FWV(+1)$  が供給される。これらの動きベクトルは、メモリ部 121 で画素データを取り出すために用いられたものである。これらの動きベクトルはクラス生成回路 54 に供給される。クラス生成回路 54 は、これらの動きベクトルの閾値判定をして、動きベクトルクラスを示すクラスコード  $CL2$  を生成する。

#### 【0083】

クラス生成回路 52, 54 で生成されるクラスコード  $CL1$ ,  $CL2$  はクラス統合回路 55 に供給されて統合され、画像信号  $Vb$  における注目位置の画素データが属するクラスを示すクラスコード  $CL$  が生成される。このクラスコード  $CL$  は出力端子 56 に出力される。

#### 【0084】

なお、クラス分類部 124 では、予測タップとしての画素データ  $x_i$  を、そのままクラスコード  $CL1$  を生成するための画素データとしたものである。これにより、クラスコード  $CL1$  を生成するための画素データの取り出し部分の構成を、予測タップとしての画素データの取り出し部分と共通にでき、回路構成を簡単にできる。しかし、このクラスコード  $CL1$  を生成するための画素データとして、画素データ  $x_i$  とは異なる画素データを取り出して用いる構成としてもよい。

#### 【0085】

図 1 に戻って、また、画像信号処理部 110 は、係数メモリ 125 を有している。この係数メモリ 125 は、後述する推定予測演算回路 125 で使用される推定式で用いられる係数データ  $W_i$  ( $i=1 \sim n$ ,  $n$  は予測タップの個数) を、クラス毎に、格納するものである。

#### 【0086】

この係数データ  $W_i$  は、画像信号  $Va$  を画像信号  $Vb$  に変換するための情報である。この係数メモリ 125 に格納される係数データ  $W_i$  は、予め画像信号  $Va$  に対応した生徒信号と画像信号  $Vb$  に対応した教師信号との間の学習によって生成される。この係数メモリ 125 には上述したクラス分類部 124 より出力されるクラスコード  $CL$  が読み出しアドレス情報として供給され、この係数メモリ 1

25からはクラスコードCLに対応した推定式の係数データ $W_i$ が読み出されて、後述する推定予測演算回路126に供給される。係数データ $W_i$ の生成方法については後述する。

#### 【0087】

また、画像信号処理部110は、タップ蓄積部123に蓄積された予測タップの画素データ $x_i$ と、係数メモリ125より読み出される係数データ $W_i$ とから、(1)式の推定式によって、作成すべき画像信号Vbにおける注目位置の画素データ $y$ を演算する推定予測演算回路126を有している。

#### 【0088】

【数1】

$$y = \sum_{i=1}^n W_i \cdot x_i \quad \dots (1)$$

#### 【0089】

この画像信号処理部110の動作を説明する。

動きベクトル検出部122では、バッファメモリ108に記憶されている画像信号Vaに基づいて、この画像信号Vaを構成する各画素データに対応した動きベクトルBWV、FWVが検出される。動きベクトルBWVは1フレーム前のフレームとの間の動きベクトルであり、FWVは1フレーム後のフレームとの間の動きベクトルである。

#### 【0090】

メモリ部121には、バッファメモリ108に一時的に格納された画像信号Vaが入力されると共に、動きベクトル検出部122で検出された動きベクトルBWV、FWVも入力される。そして、メモリ部121を構成するフレームメモリ部21a～21f(図3参照)のそれぞれには、1フレーム分の画素データが記憶されると共に、各画素データに対応した動きベクトルBWV、FWVも記憶される。

#### 【0091】

この場合、フレームメモリ部21a～21fは、画像信号Vaの連続した5フ

フレームが常に記憶された状態とされる。そして、これら5フレームが記憶された5個のフレームメモリ部のそれぞれから、予測タップとしての $5 \times 5$ 個の画素データを取り出すために、それぞれ4ブロック分( $16 \times 16$ 個)の画素データが読み出される。

#### 【0092】

この4ブロック分の画素データは、フレームメモリ部を構成するバンク0～バンク3(図4参照)からそれぞれ1ブロック分の画素データが読み出されて構成される。この場合、各バンクからは、それぞれ、1ブロック分の画素データである、 $8 \times 8$ 個の画素データが同時に読み出される。

#### 【0093】

フレームメモリ部21a～21fから読み出される4ブロック分( $16 \times 16$ 個)の画素データは、それぞれデータセクタ22a～22f(図3参照)に供給される。データセクタ22a～22fは、それぞれ、4ブロック分( $16 \times 16$ 個)の画素データから、予測タップとすべき $5 \times 5$ 個の画素データを選択的に取り出す。

#### 【0094】

これにより、メモリ部121からは、画像信号Vaの連続する5フレームfr(-2), fr(-1), fr(0), fr(+1), fr(+2)に基づいて、図8に示すように、画像信号Vbにおける注目位置P(0)に対して空間方向および時間方向の周辺に位置する複数の画素データが予測タップの画素データxiとして出力される。

#### 【0095】

この場合、フレームfr(0)からは、注目位置P(0)に対して空間方向の周辺に位置する $5 \times 5$ 個の画素データが取り出される。フレームfr(-1)からは、位置P(-1)に対して空間方向の周辺に位置する $5 \times 5$ 個の画素データが取り出される。フレームfr(-2)からは、位置P(-2)に対して空間方向の周辺に位置する $5 \times 5$ 個の画素データが取り出される。ここで、位置P(-1)は注目位置P(0)を動きベクトルBWV(0)で動き補償して得られた位置である。位置P(-2)は位置P(-1)を動きベクトルBWV(-1)で動き補償して得られた位置である。

#### 【0096】

同様に、フレーム  $f_r(+1)$ からは、位置  $P(+1)$ に対して空間方向の周辺に位置する  $5 \times 5$  個の画素データが取り出される。フレーム  $f_r(+2)$ からは、位置  $P(+2)$ に対して空間方向の周辺に位置する  $5 \times 5$  個の画素データが取り出される。ここで、位置  $P(+1)$ は注目位置  $P(0)$ を動きベクトル  $FWV(0)$ で動き補償して得られた位置である。位置  $P(+2)$ は位置  $P(+1)$ を動きベクトル  $FWV(+1)$ で動き補償して得られた位置である。

#### 【0097】

メモリ部 121より、画像信号  $V_b$ における注目位置に対応して出力される、画像信号  $V_a$ の連続する5フレーム  $f_r(-2)$ ,  $f_r(-1)$ ,  $f_r(0)$ ,  $f_r(+1)$ ,  $f_r(+2)$ から順次取り出された予測タップの画素データ  $x_i$ は、タップ蓄積部 123に供給されて蓄積される。

#### 【0098】

クラス分類部 124では、タップ蓄積部 123に蓄積された予測タップの画素データ  $x_i$ と、メモリ部 121で画素データ  $x_i$ を取り出すために用いられた動きベクトル  $BWV(0)$ ,  $BWV(-1)$ ,  $FWV(0)$ ,  $FWV(+1)$ とを用いて、クラスコード  $CL$ が生成される。このクラスコード  $CL$ は、画像信号  $V_b$ における注目位置の画素データが属するクラスを示すものである。

#### 【0099】

このようにクラス分類部 124で生成されるクラスコード  $CL$ は読み出しアドレス情報として係数メモリ 125に供給される。これにより、係数メモリ 125からクラスコード  $CL$ に対応した係数データ  $W_i$ が読み出されて、推定予測演算回路 126に供給される。

#### 【0100】

推定予測演算回路 126では、タップ蓄積部 123に蓄積された予測タップの画素データ  $x_i$ と、係数メモリ 125より読み出される係数データ  $W_i$ とを用いて、上述の(1)式に示す推定式に基づいて、作成すべき画像信号  $V_b$ における注目位置の画素データ  $y$ が求められる。

#### 【0101】

このように画像信号処理部 110では、画像信号  $V_a$ から係数データ  $W_i$ を用



いて画像信号  $V_b$  が得られる。この場合、画像信号  $V_a$  に基づいて選択された、画像信号  $V_b$  における注目位置  $P(0)$  に対して空間方向および時間方向の周辺に位置する複数の画素データ（予測タップの画素データ） $x_i$ 、およびこの画像信号  $V_b$  における注目位置の画素データが属するクラス  $CL$  に対応した係数データ  $W_i$  を用いて、推定式に基づいて画像信号  $V_b$  における注目位置の画素データ  $y$  を生成するものである。

#### 【0102】

したがって、係数データ  $W_i$  として、画像信号  $V_a$  に対応しこの画像信号  $V_a$  と同様の符号化雑音を含む生徒信号と画像信号  $V_b$  に対応した符号化雑音を含まない教師信号とを用いた学習によって得られた係数データ  $W_i$  を用いることで、画像信号  $V_b$  として画像信号  $V_a$  に比べて符号化雑音が大幅に軽減されたものを良好に得ることができる。

#### 【0103】

また、メモリ部 121 において、フレーム  $fr(-2)$ ,  $fr(-1)$ ,  $fr(+1)$ ,  $fr(+2)$  から取り出される予測タップとすべき  $5 \times 5$  個の画素データは、位置  $P(-2)$ ,  $P(-1)$ ,  $P(+1)$ ,  $P(+2)$  に対して空間方向の周辺に位置するものである。これらの位置は、フレームメモリ部 21a ~ 21f に画素データと共に記憶されている動きベクトル  $BWV$ ,  $FWV$  により注目位置  $P(0)$  が動き補償されて得られたものである。そのため、フレーム  $fr(-2)$ ,  $fr(-1)$ ,  $fr(+1)$ ,  $fr(+2)$  から取り出される複数の画素データは、注目位置  $P(0)$  に対して空間方向の周辺に位置する複数の画素データとの相関が高いものとなる。

#### 【0104】

このように、フレームメモリ部 21a ~ 21f に画素データと共に記憶されている動きベクトル  $BWV$ ,  $FWV$  により動き補償された位置  $P(-2)$ ,  $P(-1)$ ,  $P(+1)$ ,  $P(+2)$  を得ることで、フレーム  $fr(-2)$ ,  $fr(-1)$ ,  $fr(+1)$ ,  $fr(+2)$  から取り出される複数の画素データを、注目位置  $P(0)$  に対して空間方向の周辺に位置する複数の画素データとの相関が高いものとするものであり、画像信号  $V_b$  の品質の向上を容易に実現できる。

#### 【0105】

また、タップ蓄積部 123 に蓄積された予測タップとしての画素データ  $x_i$  をクラス分類部 124 に供給し、この画素データ  $x_i$  に基づいて時空間クラスを示すクラスコード  $CL1$  を生成し、最終的なクラスコード  $CL$  として、クラスコード  $CL1$  が統合されたものを得るようにしている。したがって、画像信号  $Vb$  における注目位置の画素データを生成する際に用いられる画素データ  $x_i$  に対応した時空間クラスを良好に検出でき、クラス分類の精度を高めることができる。

#### 【0106】

また、予測タップとしての画素データ  $x_i$  に基づいて時空間クラスを示すクラスコード  $CL1$  を生成することで、時空間クラスを検出するための画素データを抽出する回路を別個に設ける必要がなく、回路構成を簡単にできる。

#### 【0107】

また、メモリ部 121 を構成するフレームメモリ部 21a ~ 21f は、それぞれバンク 0 ~ バンク 3 を有して構成されている。そして、バンク 0 ~ バンク 3 のそれぞれには、フレームを 0 ~ 3 の 4 個の小ブロックが二次元的に配置されてなる大ブロックを単位として分割した際の大ブロックの異なる位置の小ブロックが記憶される。

#### 【0108】

これにより、予測タップとすべき  $5 \times 5$  個の画素データを取り出すために、この  $5 \times 5$  個の画素データを含む範囲の 4 ブロック分 ( $16 \times 16$  個) の画素データを、バンク 0 ~ バンク 3 から各 1 ブロック分ずつ並行して読み出すことができる。したがって、メモリ部 121 より、予測タップとしての画素データを出力するための処理速度を高めることができ、ひいては画像信号  $Vb$  における注目位置の画素データの生成速度を高めることができる。

#### 【0109】

次に、係数メモリ 125 に記憶される係数データ  $W_i$  の生成方法について説明する。この係数データ  $W_i$  は、予め学習によって生成されたものである。

#### 【0110】

まず、この学習方法について説明する。上述の、(1) 式において、学習前は係数データ  $W_1, W_2, \dots, W_n$  は未定係数である。学習は、クラス毎に、複

数の信号データに対して行う。学習データ数が  $m$  の場合、(1) 式に従って、以下に示す (2) 式が設定される。  $n$  は予測タップの数を示している。

$$y_k = W_1 \times x_{k1} + W_2 \times x_{k2} + \cdots + W_n \times x_{kn} \quad \cdots (2)$$

$$(k = 1, 2, \cdots, m)$$

【0111】

$m > n$  の場合、係数データ  $W_1, W_2, \cdots, W_n$  は、一意に決まらないので、誤差ベクトル  $e$  の要素  $e_k$  を、以下の式 (3) で定義して、(4) 式の  $e^2$  を最小にする係数データを求める。いわゆる最小 2 乗法によって係数データを一意に定める。

$$e_k = y_k - \{W_1 \times x_{k1} + W_2 \times x_{k2} + \cdots + W_n \times x_{kn}\} \quad \cdots (3)$$

$$(k = 1, 2, \cdots, m)$$

【0112】

【数 2】

$$e^2 = \sum_{k=1}^m e_k^2 \quad \cdots (4)$$

【0113】

(4) 式の  $e^2$  を最小とする係数データを求めるための実際的な計算方法としては、まず、(5) 式に示すように、 $e^2$  を係数データ  $W_i$  ( $i = 1, 2, \cdots, n$ ) で偏微分し、 $i$  の各値について偏微分値が 0 となるように係数データ  $W_i$  を求めればよい。

【0114】

【数 3】

$$\frac{\partial e^2}{\partial W_i} = \sum_{k=1}^m 2 \left( \frac{\partial e_k}{\partial W_i} \right) e_k = \sum_{k=1}^m 2 x_{ki} \cdot e_k \quad \cdots (5)$$

【0115】

(5) 式から係数データ  $W_i$  を求める具体的な手順について説明する。(6) 式、(7) 式のように  $X_{ji}, Y_i$  を定義すると、(5) 式は、(8) 式の行列式

の形に書くことができる。

【0116】

【数4】

$$X_{ji} = \sum_{p=1}^m x_{pi} \cdot x_{pj} \quad \dots (6)$$

$$Y_i = \sum_{k=1}^m x_{ki} \cdot y_k \quad \dots (7)$$

【0117】

【数5】

$$\begin{bmatrix} X_{11} & X_{12} & \dots & X_{1n} \\ X_{21} & X_{22} & \dots & X_{2n} \\ \dots & \dots & \dots & \dots \\ X_{n1} & X_{n2} & \dots & X_{nn} \end{bmatrix} \begin{bmatrix} W_1 \\ W_2 \\ \dots \\ W_n \end{bmatrix} = \begin{bmatrix} Y_1 \\ Y_2 \\ \dots \\ Y_n \end{bmatrix} \quad \dots (8)$$

【0118】

(8) 式は、一般に正規方程式と呼ばれるものである。この正規方程式を掃き出し法 (Gauss-Jordanの消去法) 等の一般解法で解くことにより、係数データ  $W_i$  ( $i=1, 2, \dots, n$ ) を求めることができる。

【0119】

図10は、図1の画像信号処理部110の係数メモリ125に格納すべき係数データ  $W_i$  を生成する係数データ生成装置150の構成を示している。

この係数データ生成装置150は、画像信号  $V_b$  に対応した教師信号  $ST$  が入力される入力端子151と、この教師信号  $ST$  に対して符号化を行ってMPEG2ストリームを得るMPEG2符号化器152と、このMPEG2ストリームに対して復号化を行って画像信号  $V_a$  に対応した生徒信号  $SS$  を得るMPEG2復号化器153とを有している。ここで、MPEG2復号化器153は、図1に示

すデジタル放送受信機100におけるMPEG2復号化器107およびバッファメモリ108に対応したものである。

#### 【0120】

また、係数データ生成装置150は、動きベクトル検出部154を有している。この動きベクトル検出部154は、上述した画像信号処理部110の動きベクトル検出部122と同様に構成され、MPEG2復号化器153より出力される生徒信号SSに基づいて、この生徒信号SSを構成する各画素データに対応した動きベクトルBWV、FWVを検出する。動きベクトルBWVは1フレーム前のフレームとの間の動きベクトルであり、FWVおよび1フレーム後のフレームとの間の動きベクトルである。

#### 【0121】

また、係数データ生成装置150は、メモリ部155を有している。このメモリ部155は、上述した画像信号処理部110のメモリ部121と同様に構成される。このメモリ部155は、生徒信号SSの連続した5フレームを常に記憶すると共に、各画素データと対にして、動きベクトル検出部154で検出された動きベクトルBWV、FWVも記憶する。また、このメモリ部155は、生徒信号SSの連続する5フレーム $fr(-2)$ 、 $fr(-1)$ 、 $fr(0)$ 、 $fr(+1)$ 、 $fr(+2)$ に基づいて、教師信号STにおける注目位置に対して空間方向および時間方向の周辺に位置する複数の画素データを予測タップの画素データとして出力する。

#### 【0122】

また、係数データ生成装置150は、メモリ部155より、教師信号STにおける注目位置に対応して出力される、生徒信号SSの連続する5フレームから順次取り出された予測タップの画素データを蓄積するタップ蓄積部156を有している。このタップ蓄積部156は、上述した画像信号処理部110のタップ蓄積部123と同様に構成される。

#### 【0123】

また、係数データ生成装置150は、教師信号STにおける注目位置の画素データが属するクラスを示すクラスコードCLを生成する、クラス検出手段としてのクラス分類部157を有している。このクラス分類部157は、タップ蓄積部

156に蓄積された予測タップの画素データ  $x_i$  ( $i=1\sim n$ 、 $n$ は予測タップの個数)と、メモリ部155で画素データ  $x_i$  を取り出すために用いられた動きベクトル  $BWV(0)$ 、 $BWV(-1)$ 、 $FWV(0)$ 、 $FWV(+1)$ とを用いて、クラスコード  $CL$  を生成する。このクラス分類部157は、上述した画像信号処理部110のクラス分類部124と同様に構成される。

#### 【0124】

また、係数データ生成装置150は、入力端子151に供給される教師信号  $ST$  の時間調整を行うための遅延回路158と、この遅延回路158で時間調整された教師信号  $ST$  より得られる各注目位置の画素データ  $y$  と、この各注目位置の画素データ  $y$  にそれぞれ対応してタップ蓄積部156に蓄積された予測タップの画素データ  $x_i$  と、各注目位置の画素データ  $y$  にそれぞれ対応してクラス分類部157で生成されるクラスコード  $CL$  とから、クラス毎に、係数データ  $W_i$  ( $i=1\sim n$ ) を得るための正規方程式(上述の(8)式参照)を生成する正規方程式生成部159を有している。

#### 【0125】

この場合、1個の画素データ  $y$  とそれに対応する  $n$  個の予測タップの画素データ  $x_i$  との組み合わせで1個の学習データが生成されるが、教師信号  $ST$  と生徒信号  $SS$  との間で、クラス毎に、多くの学習データが生成されていく。これにより、正規方程式生成部159では、クラス毎に、係数データ  $W_i$  ( $i=1\sim n$ ) を得るための正規方程式が生成される。

#### 【0126】

また、係数データ生成装置150は、正規方程式生成部159で生成された正規方程式のデータが供給され、その正規方程式を解いて、各クラスの係数データ  $W_i$  を求める係数データ決定部160と、この求められた各クラスの係数データ  $W_i$  を格納する係数メモリ161とを有している。

#### 【0127】

次に、図10に示す係数データ生成装置150の動作を説明する。

入力端子151には画像信号  $Vb$  に対応した教師信号  $ST$  が供給され、そして  $MPEG2$  符号化器152で、この教師信号  $ST$  に対して符号化が施されて、 $M$

MPEG2 ストリームが生成される。このMPEG2 ストリームは、MPEG2 復号化器153に供給される。MPEG2 復号化器153で、このMPEG2 ストリームに対して復号化が施されて、画像信号Vaに対応した生徒信号SSが生成される。

#### 【0128】

動きベクトル検出部154では、MPEG2 復号化器153より出力される生徒信号SSに基づいて、この生徒信号SSを構成する各画素データに対応した動きベクトルBWV, FWVが検出される。

#### 【0129】

メモリ部155には、MPEG2 復号化器153より出力される生徒信号SSが入力されると共に、動きベクトル検出部154で検出された動きベクトルBWV, FWVも入力される。このメモリ部155には、生徒信号SSの連続した5フレームが常に記憶されると共に、各画素データと対にして動きベクトルBWV, FWVも記憶される。

#### 【0130】

そして、このメモリ部155からは、生徒信号SSの連続する5フレームに基づいて、教師信号STにおける注目位置に対して空間方向および時間方向の周辺に位置する複数の画素データが予測タップの画素データとして出力される。このようにメモリ部155より出力される予測タップの画素データはタップ蓄積部156に供給されて蓄積される。

#### 【0131】

クラス分類部157では、タップ蓄積部156に蓄積された予測タップの画素データ $x_i$ と、メモリ部155で画素データ $x_i$ を取り出すために用いられた動きベクトルBWV(0), BWV(-1), FWV(0), FWV(+1)とを用いて、クラスコードCLが生成される。このクラスコードCLは、教師信号STにおける注目位置の画素データが属するクラスを示すものである。

#### 【0132】

そして、遅延回路158で時間調整された教師信号STから得られる各注目位置の画素データyと、この各注目位置の画素データyにそれぞれ対応してタップ

蓄積部 156 に蓄積された予測タップの画素データ  $x_i$  と、各注目位置の画素データ  $y$  にそれぞれ対応してクラス分類部 157 で生成されるクラスコード  $CL$  とを用いて、正規方程式生成部 159 では、クラス毎に、係数データ  $W_i$  ( $i = 1 \sim n$ ) を得るための正規方程式 ((8) 式参照) が生成される。この正規方程式は係数データ決定部 160 で解かれて各クラスの係数データ  $W_i$  が求められ、その係数データ  $W_i$  は係数メモリ 161 に格納される。

#### 【0133】

このように、図 10 に示す係数データ生成装置 150 においては、図 1 の画像信号処理部 110 の係数メモリ 125 に格納される各クラスの係数データ  $W_i$  を生成することができる。

#### 【0134】

生徒信号  $SS$  は、教師信号  $ST$  に対して符号化を施して MPEG2 ストリームを生成し、その後この MPEG2 ストリームに対して復号化を施して得たものである。したがって、この生徒信号  $SS$  は、画像信号  $Va$  と同様の符号化雑音を含んだものとなる。そのため、図 1 に示す画像信号処理部 110 において、画像信号  $Va$  からこの係数データ  $W_i$  を用いて得られる画像信号  $Vb$  は、画像信号  $Va$  に比べて符号化雑音が軽減されたものとなる。

#### 【0135】

なお、図 1 の画像信号処理部 110 における処理を、例えば図 11 に示すような画像信号処理装置 300 によって、ソフトウェアで実現することも可能である。

#### 【0136】

まず、図 11 に示す画像信号処理装置 300 について説明する。この画像信号処理装置 300 は、装置全体の動作を制御する CPU 301 と、この CPU 301 の制御プログラムや係数データ等が格納された ROM (read only memory) 302 と、CPU 301 の作業領域を構成する RAM (random access memory) 303 とを有している。これら CPU 301、ROM 302 および RAM 303 は、それぞれバス 304 に接続されている。

#### 【0137】



また、画像信号処理装置 300 は、外部記憶装置としてのハードディスクドライブ (HDD) 305 と、フロッピー (登録商標) ディスク 306 をドライブするドライブ (FDD) 307 とを有している。これらドライブ 305, 307 は、それぞれバス 304 に接続されている。

#### 【0138】

また、画像信号処理装置 300 は、インターネット等の通信網 400 に有線または無線で接続する通信部 308 を有している。この通信部 308 は、インタフェース 309 を介してバス 304 に接続されている。

#### 【0139】

また、画像信号処理装置 300 は、ユーザインタフェース部を備えている。このユーザインタフェース部は、リモコン送信機 200 からのリモコン信号 RM を受信するリモコン信号受信回路 310 と、LCD (liquid crystal display) 等からなるディスプレイ 311 とを有している。受信回路 310 はインタフェース 312 を介してバス 304 に接続され、同様にディスプレイ 311 はインタフェース 313 を介してバス 304 に接続されている。

#### 【0140】

また、画像信号処理装置 300 は、画像信号 V a を入力するための入力端子 314 と、画像信号 V b を出力するための出力端子 315 とを有している。入力端子 314 はインタフェース 316 を介してバス 304 に接続され、同様に出力端子 315 はインタフェース 317 を介してバス 304 に接続される。

#### 【0141】

ここで、上述したように ROM 302 に制御プログラムや係数データ等を予め格納しておく代わりに、例えばインターネットなどの通信網 400 より通信部 308 を介してダウンロードし、ハードディスクや RAM 303 に蓄積して使用することもできる。また、これら制御プログラムや係数データ等をフロッピー (登録商標) ディスク 306 で提供するようにしてもよい。

#### 【0142】

また、処理すべき画像信号 V a を入力端子 314 より入力する代わりに、予めハードディスクに記録しておき、あるいはインターネットなどの通信網 400 よ

り通信部 308 を介してダウンロードしてもよい。また、処理後の画像信号  $V_b$  を出力端子 315 に出力する代わり、あるいはそれと並行してディスプレイ 311 に供給して画像表示をしたり、さらにはハードディスクに格納したり、通信部 308 を介してインターネットなどの通信網 400 に送出するようにしてもよい。

#### 【0143】

図 12 のフローチャートを参照して、図 11 に示す画像信号処理装置 300 における、画像信号  $V_a$  より画像信号  $V_b$  を得るため処理手順を説明する。

#### 【0144】

まず、ステップ ST21 で、処理を開始し、ステップ S22 で、例えば入力端子 314 より装置内に複数フレーム分の画像信号  $V_a$  を入力する。このように入力端子 314 より入力される画像信号  $V_a$  は RAM 303 に一時的に格納される。なお、この画像信号  $V_a$  が装置内のハードディスクドライブ 305 に予め記録されている場合には、このドライブ 305 からこの画像信号  $V_a$  を読み出し、この画像信号  $V_a$  を RAM 303 に一時的に格納する。

#### 【0145】

次に、ステップ ST23 で、入力された画像信号  $V_a$  に基づいて、この画像信号  $V_a$  を構成する各画素データに対応した動きベクトル BWV, FWV を検出する。

#### 【0146】

次に、ステップ ST24 で、画像信号  $V_a$  の全フレームの処理が終わっているか否かを判定する。処理が終わっているときは、ステップ ST25 で、処理を終了する。一方、処理が終わっていないときは、ステップ ST26 に進む。

#### 【0147】

ステップ ST26 では、画像信号  $V_a$  の連続する 5 フレーム  $f_r(-2)$ ,  $f_r(-1)$ ,  $f_r(0)$ ,  $f_r(+1)$ ,  $f_r(+2)$  に基づいて、画像信号  $V_b$  における注目位置  $P(0)$  に対して空間方向および時間方向の周辺に位置する複数の画素データを予測タップの画素データ  $x_i$  として取得する。この場合、ステップ ST23 で検出した動きベクトルを用いて、フレーム  $f_r(-2)$ ,  $f_r(-1)$ ,  $f_r(+1)$ ,  $f_r(+2)$  に関しては

、動き補償をする。

#### 【0148】

次に、ステップST27で、ステップST26で取得された予測タップの画素データ $x_i$ と、この画素データ $x_i$ を取得する際に使用された動きベクトルBWV(0), BWV(-1), FWV(0), FWV(+1)を用いて、画像信号Vbにおける注目位置の画素データが属するクラスを示すクラスコードCLを生成する。

#### 【0149】

そして、ステップST28で、ステップST27で生成されたクラスコードCLに対応した係数データWiとステップST26で取得された予測タップの画素データ $x_i$ を使用して、(1)式の推定式に基づいて、画像信号Vbにおける注目位置の画素データyを生成する。

#### 【0150】

次に、ステップST29で、ステップST22で入力された複数フレーム分の画像信号Vaに対応した処理が終了したか否かを判定する。終了しているときは、ステップST22に戻り、次の複数フレーム分の画像信号Vaの入力処理に移る。一方、処理が終了していないときは、ステップST26に戻って、次の注目位置についての処理に移る。

#### 【0151】

このように、図12に示すフローチャートに沿って処理をすることで、入力された画像信号Vaの画素データを処理して、画像信号Vbの画素データを得ることができる。上述したように、このように処理して得られた画像信号Vbは出力端子315に出力されたり、ディスプレイ311に供給されてそれによる画像が表示されたり、さらにはハードディスクドライブ305に供給されてハードディスクに記録されたりする。

#### 【0152】

また、処理装置の図示は省略するが、図10の係数データ生成装置150における処理も、ソフトウェアで実現可能である。

#### 【0153】

図13のフローチャートを参照して、係数データを生成するための処理手順を

説明する。

まず、ステップST31で、処理を開始し、ステップST32で、複数フレーム分の教師信号STを入力する。そして、ステップST33で、教師信号STの全フレームの処理が終了したか否かを判定する。終了していないときは、ステップST34で、ステップST32で入力された教師信号STから生徒信号SSを生成する。

#### 【0154】

次に、ステップST35で、生徒信号SSに基づいて、この生徒信号SSを構成する各画素データに対応した動きベクトルBWV, FWVを検出する。そして、ステップST36で、生徒信号SSの連続する5フレーム $fr(-2)$ ,  $fr(-1)$ ,  $fr(0)$ ,  $fr(+1)$ ,  $fr(+2)$ に基づいて、教師信号STにおける注目位置P(0)に対して空間方向および時間方向の周辺に位置する複数の画素データを予測タップの画素データ $x_i$ として取得する。この場合、ステップST35で検出した動きベクトルを用いて、フレーム $fr(-2)$ ,  $fr(-1)$ ,  $fr(+1)$ ,  $fr(+2)$ に関しては動き補償をする。

#### 【0155】

次に、ステップST37で、ステップST36で取得された予測タップの画素データ $x_i$ と、この画素データ $x_i$ を取得する際に使用された動きベクトルBWV(0), BWV(-1), FWV(0), FWV(+1)を用いて、教師信号STにおける注目位置の画素データが属するクラスを示すクラスコードCLを生成する。

#### 【0156】

そして、ステップST38で、ステップST37で生成されたクラスコードCL、ステップST36で取得された予測タップの画素データ $x_i$ および教師信号STにおける注目位置の画素データ $y$ を用いて、クラス毎に、(8)式に示す正規方程式を得るための加算をする((6)式、(7)式参照)。

#### 【0157】

次に、ステップST39で、ステップST32で入力された複数フレーム分の教師信号STに対応した学習処理が終了したか否かを判定する。学習処理を終了しているときは、ステップST32に戻って、次の複数フレーム分の教師信号S

Tの入力を行って、上述したと同様の処理を繰り返す。一方、学習処理を終了していないときは、ステップST36に戻って、次の注目位置についての処理に移る。

#### 【0158】

上述したステップST33で、処理が終了したときは、ステップST40で、上述のステップST38の加算処理によって生成された、各クラスの正規方程式を掃き出し法などで解いて、各クラスの係数データ $W_i$ を算出する。そして、ステップST41で、各クラスの係数データ $W_i$ をメモリに保存し、その後にステップST42で、処理を終了する。

#### 【0159】

このように、図13に示すフローチャートに沿って処理をすることで、図10に示す係数データ生成装置150と同様の手法によって、各クラスの係数データ $W_i$ を得ることができる。

#### 【0160】

なお、上述実施の形態においては、メモリ部121を構成するフレームメモリ部21a～21fのそれぞれは、バンク0～バンク3の4個のバンクで構成されたものであるが、1個のフレームメモリ部を構成するバンクの個数はこれに限定されるものではない。また、上述実施の形態においては、小ブロックを $8 \times 8$ 個の画素データからなるものとしたが、小ブロックの大きさはこれに限定されるものではない。

#### 【0161】

例えば、小ブロックが $8 \times 8$ 個の画素データで構成される場合であって、1フレームから予測タプルとして取り出すべき画素データが $8 \times 8$ 個の画素データ範囲を越える場合には、フレームメモリ部を9個のバンクで構成することで、予測タプルとして取り出すべき画素データを含む9個の小ブロックを同時に読み出すことができる。この場合、フレームは9個の小ブロックが二次元的に配置される大ブロックを単位として分割され、9個のバンクのそれぞれには、大ブロックの異なる位置の小ブロックが記憶される。

#### 【0162】

また、上述実施の形態においては、復号化された画像信号 V a を符号化雑音が軽減された画像信号 V b に変換する画像信号処理部 110 にこの発明を適用したものである。しかし、この発明は、一般的に、複数の画素データからなる第 1 の画像信号を複数の画素データからなる第 2 の画像信号に変換する際に、第 1 の画像信号に基づいて、第 2 の画像信号における注目位置に対して空間方向および時間方向の周辺に位置する複数の画素データを選択し、この選択された複数の画素データを用いて第 2 の画像信号における注目位置の画素データを生成するものに、同様に適用できることは勿論である。

#### 【0163】

##### 【発明の効果】

この発明によれば、複数のフレームメモリ部に、第 1 の画像信号の連続する複数のフレームの画素データを、該画素データに対応した隣接フレームとの間の動きベクトルと共に記憶しておき、現在フレームが記憶されているフレームメモリ部から第 2 の画像信号における注目位置に対して空間方向の周辺に位置する複数の画素データを選択すると共に、現在フレームの前後のフレームが記憶されているフレームメモリ部から、複数のフレームメモリ部に画素データと共に記憶されている動きベクトルにより注目位置が動き補償されて得られた位置に対して空間方向の周辺に位置する複数の画素データを選択し、これら選択された複数の画素データを用いて第 2 の画像信号における注目位置の画素データを生成するものである。したがって、この発明によれば、複数のフレームメモリ部に画素データと共に記憶された動きベクトルにより現在フレームの前後のフレームの動き補償を行って、現在フレームの前後のフレームから選択された複数の画素データを、現在フレームから選択された複数の画素データとの相関が高いものとするものであり、第 2 の画像信号の品質の向上を容易に実現できる。

#### 【0164】

また、この発明によれば、フレームメモリ部が複数のバンクを有してなるようにし、複数のバンクのそれぞれには、フレームを複数の小ブロックが二次元的に配置されてなる大ブロックを単位として分割した際の大ブロックの異なる位置の小ブロックが記憶されるものであり、第 2 の画像信号における注目位置の画素デ

ータを生成する際に用いられる複数の画素データを複数のバンクから並行して読み出すことができ、画素データの生成速度を高めることができる。

【図面の簡単な説明】

【図 1】

実施の形態としてのデジタル放送受信機の構成を示すブロック図である。

【図 2】

M P E G 2 復号化器の構成を示すブロック図である。

【図 3】

メモリ部の構成を示すブロック図である。

【図 4】

フレームメモリ部を構成するバンクを説明するための図である。

【図 5】

フレームのブロック分割を説明するための図である。

【図 6】

各バンクからのブロックの読み出しを説明するための図である。

【図 7】

各バンクの読み出されたブロックからの画素データの取り出し例を示す図である。

【図 8】

予測タップの各フレームの画素データの位置関係を示す図である。

【図 9】

クラス分類部の構成を示すブロック図である。

【図 1 0】

係数データ生成装置の構成を示すブロック図である。

【図 1 1】

ソフトウェアで実現するための画像信号処理装置の構成例を示すブロック図である。

【図 1 2】

画像信号処理を示すフローチャートである。

## 【図 13】

係数データ生成処理を示すフローチャートである。

## 【符号の説明】

21a～21f・・・フレームメモリ部、22a～22f・・・データセクタ、23・・・メモリW/R制御回路、100・・・デジタル放送受信機、101・・・システムコントローラ、102・・・リモコン信号受信回路、105・・・受信アンテナ、106・・・チューナ部、107・・・MPEG2復号化器、108・・・バッファメモリ、110・・・画像信号処理部、111・・・ディスプレイ部、121・・・メモリ部、122・・・動きベクトル検出部、123・・・タップ蓄積部、124・・・クラス分類部、125・・・係数メモリ、126・・・推定予測演算回路、150・・・係数データ生成装置、300・・・画像信号処理装置

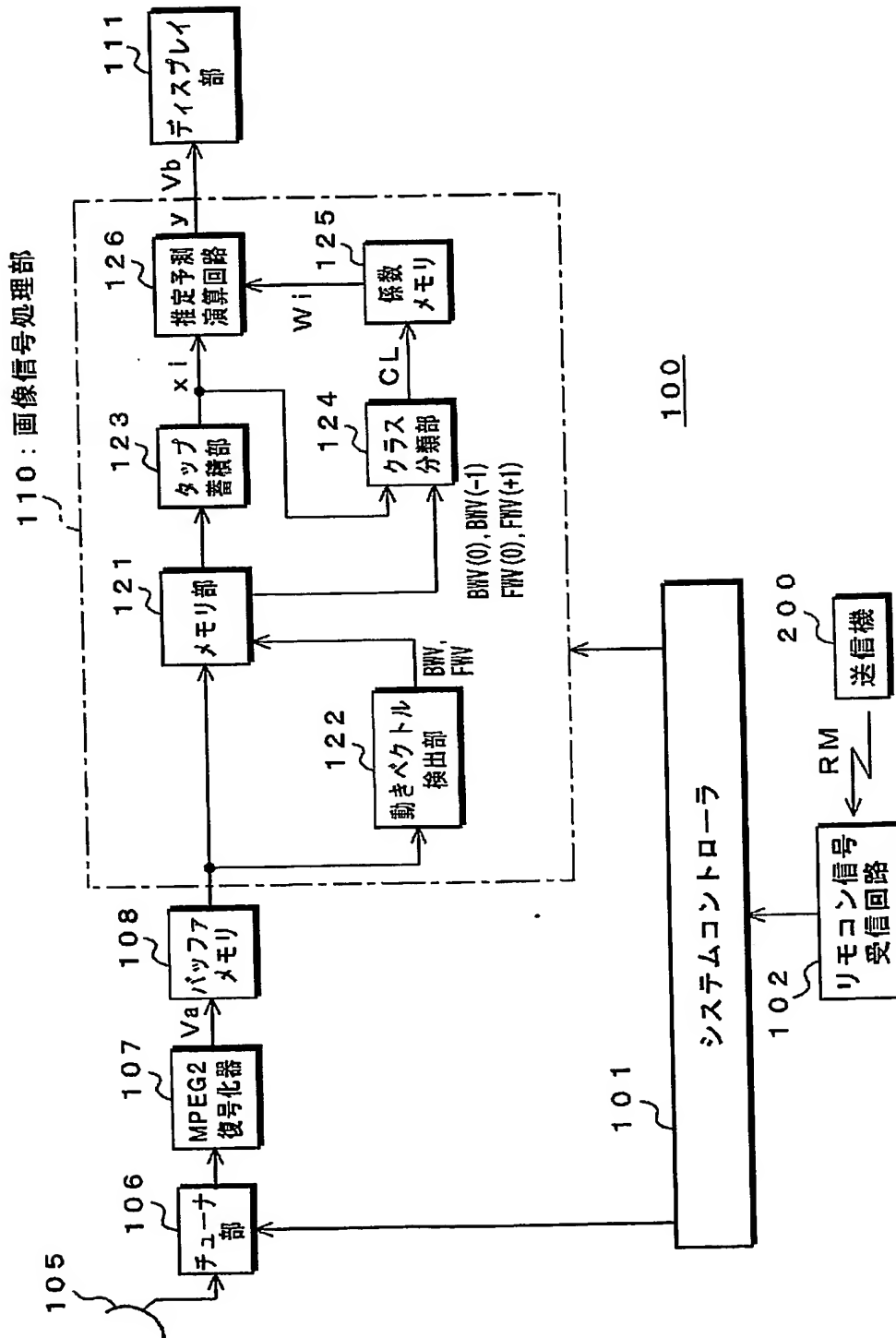


【書類名】

図面

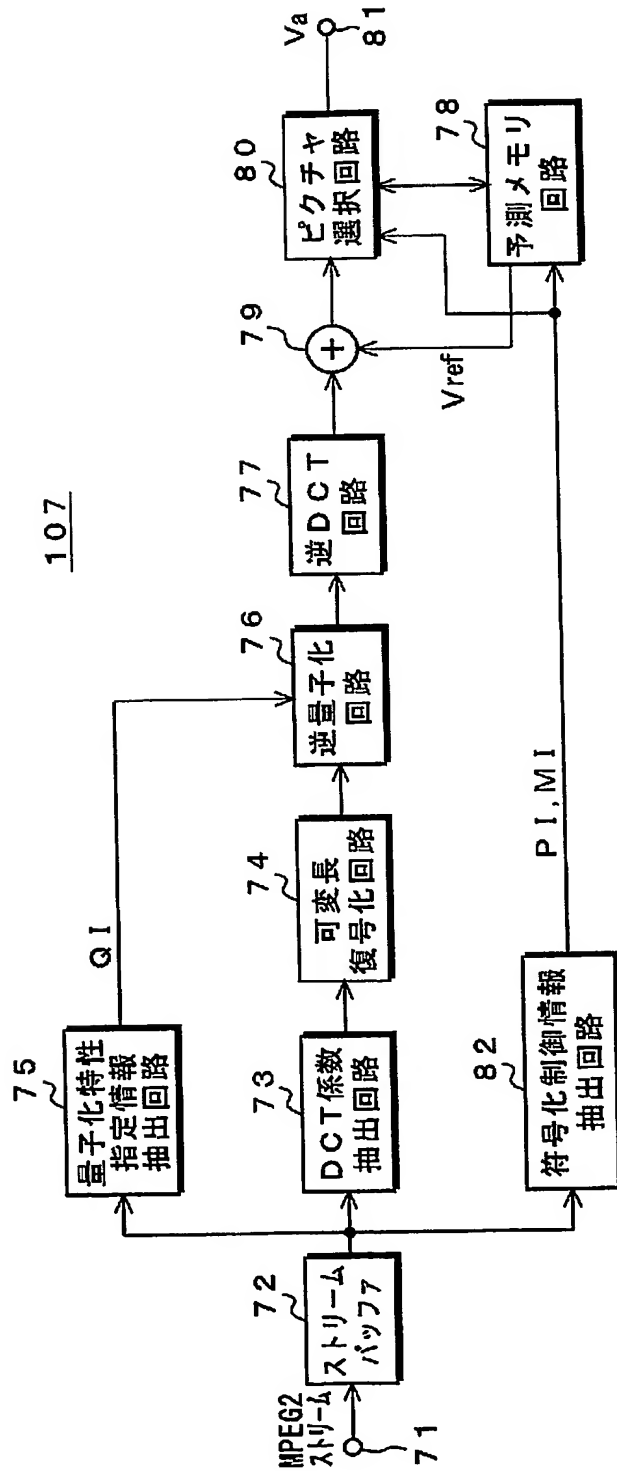
【図 1】

# デジタル放送受信機



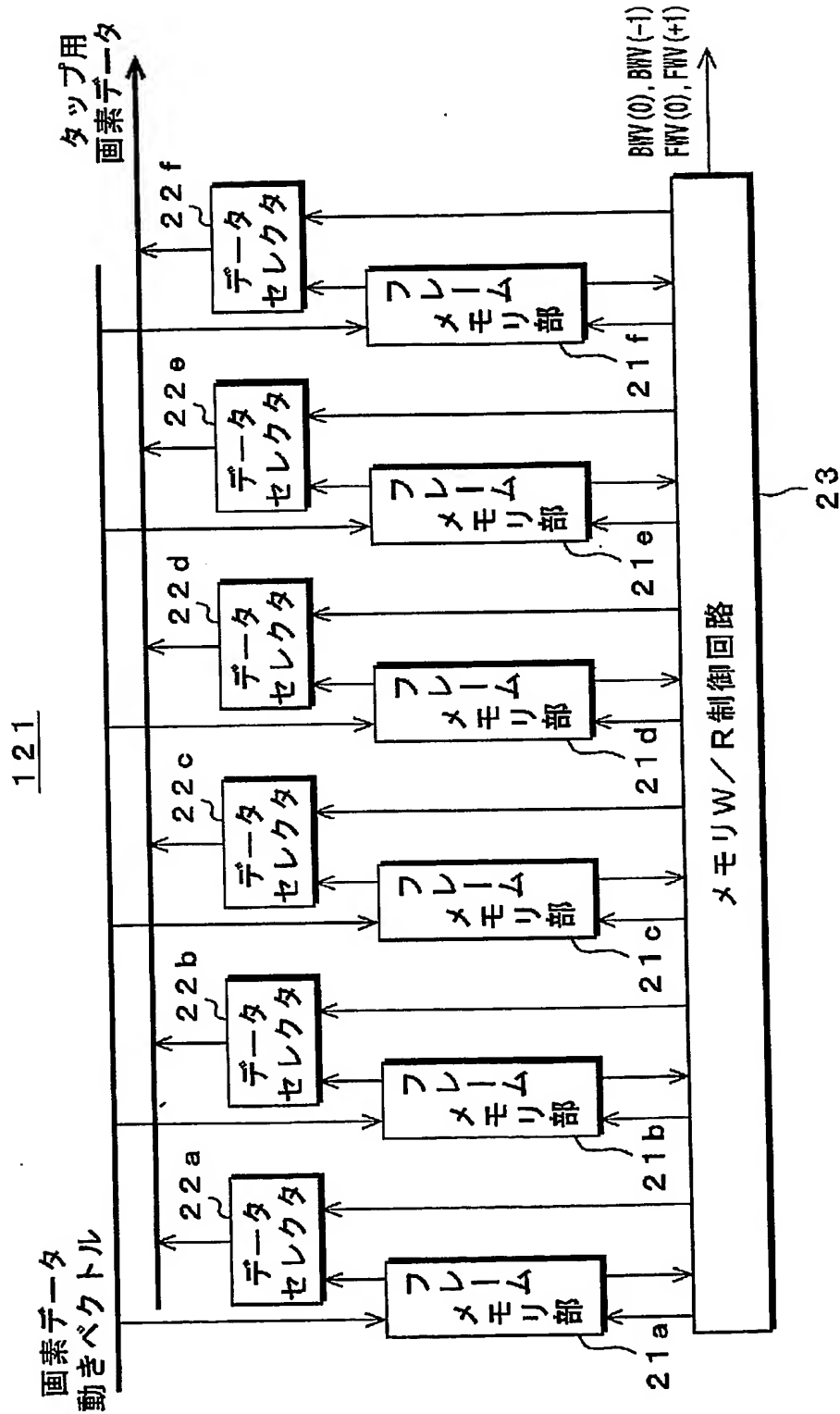
【図 2】

# MPEG2 復号化器



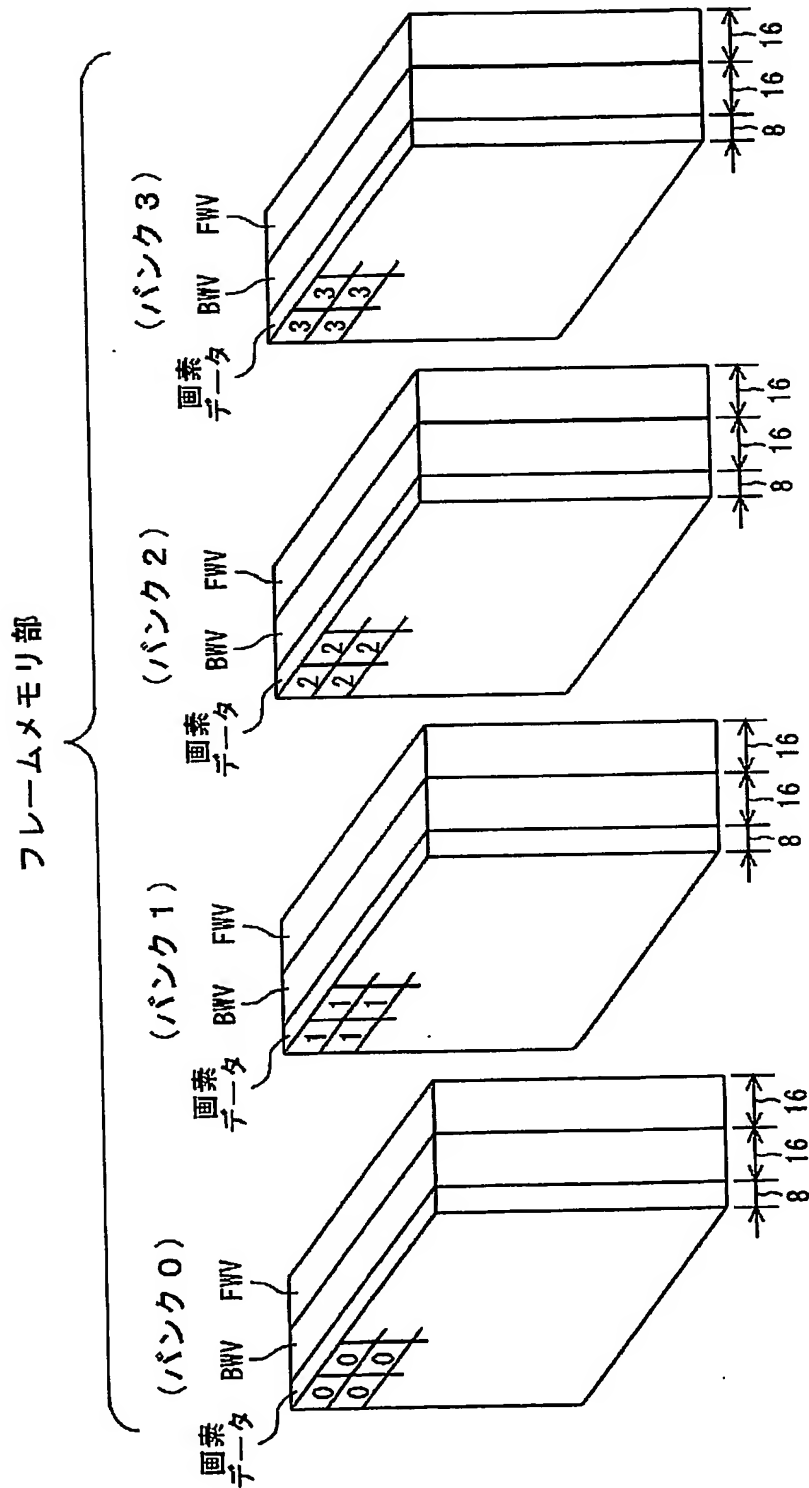
【図 3】

# メモリ部



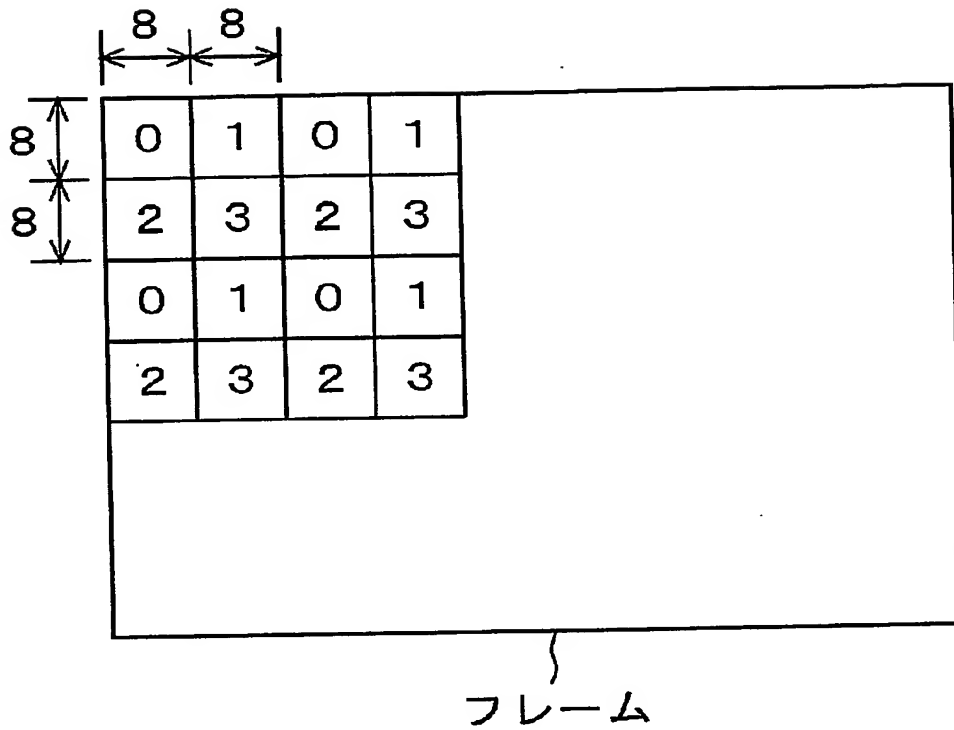
【図 4】

# フレームメモリ部を構成するバンク



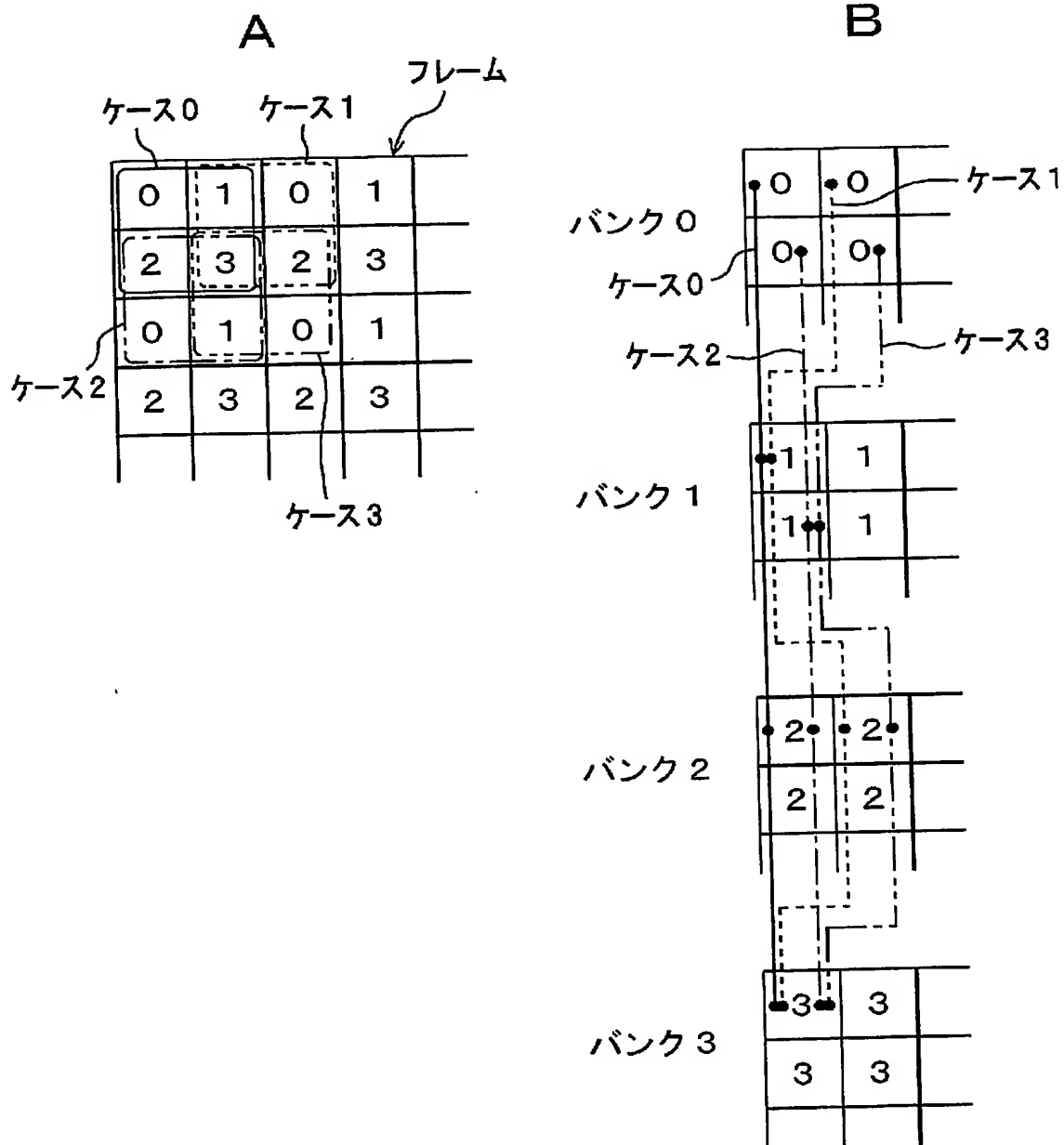
【図 5】

## ブロック分割



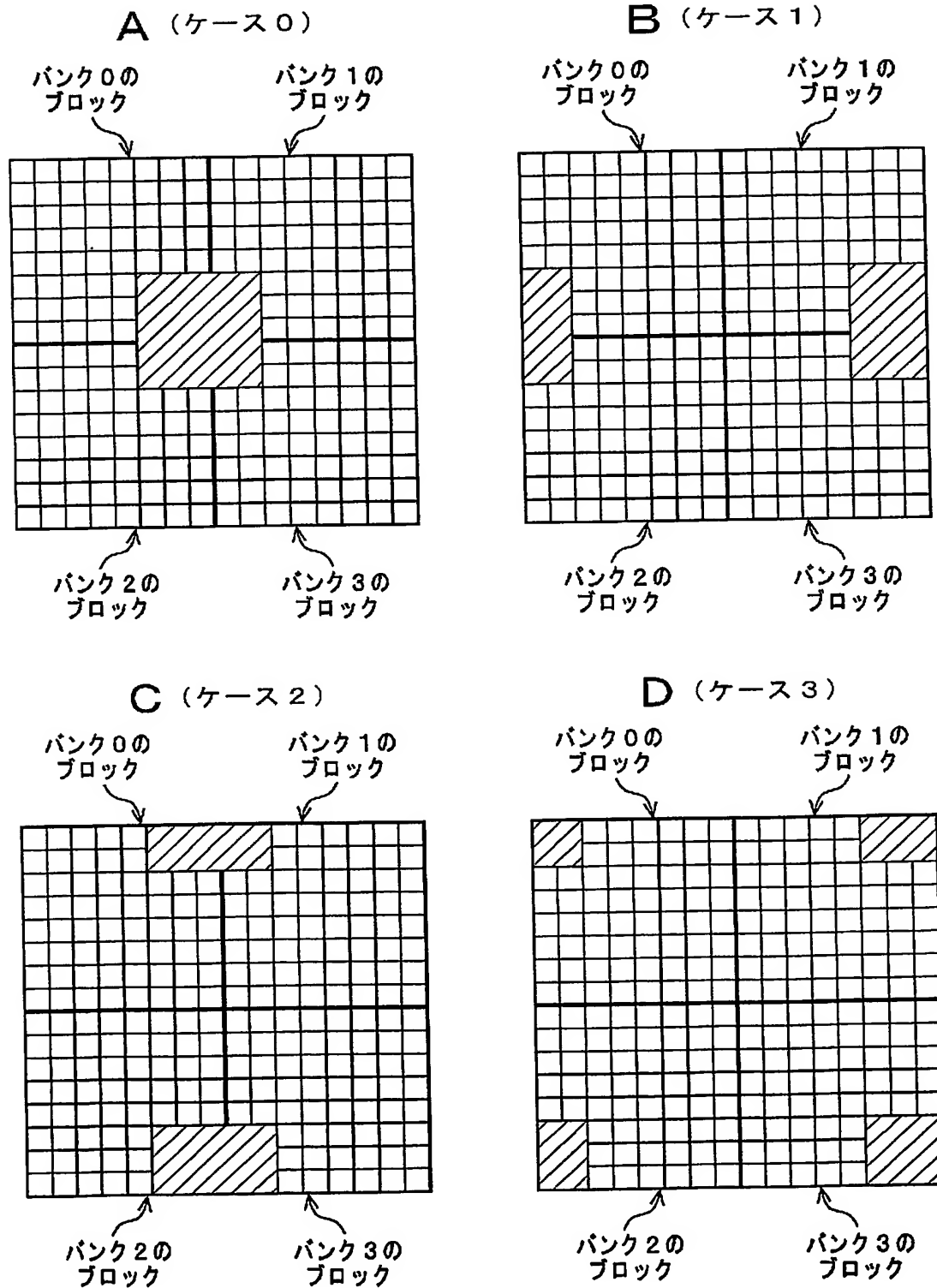
【図 6】

# 各バンクのブロック読み出し



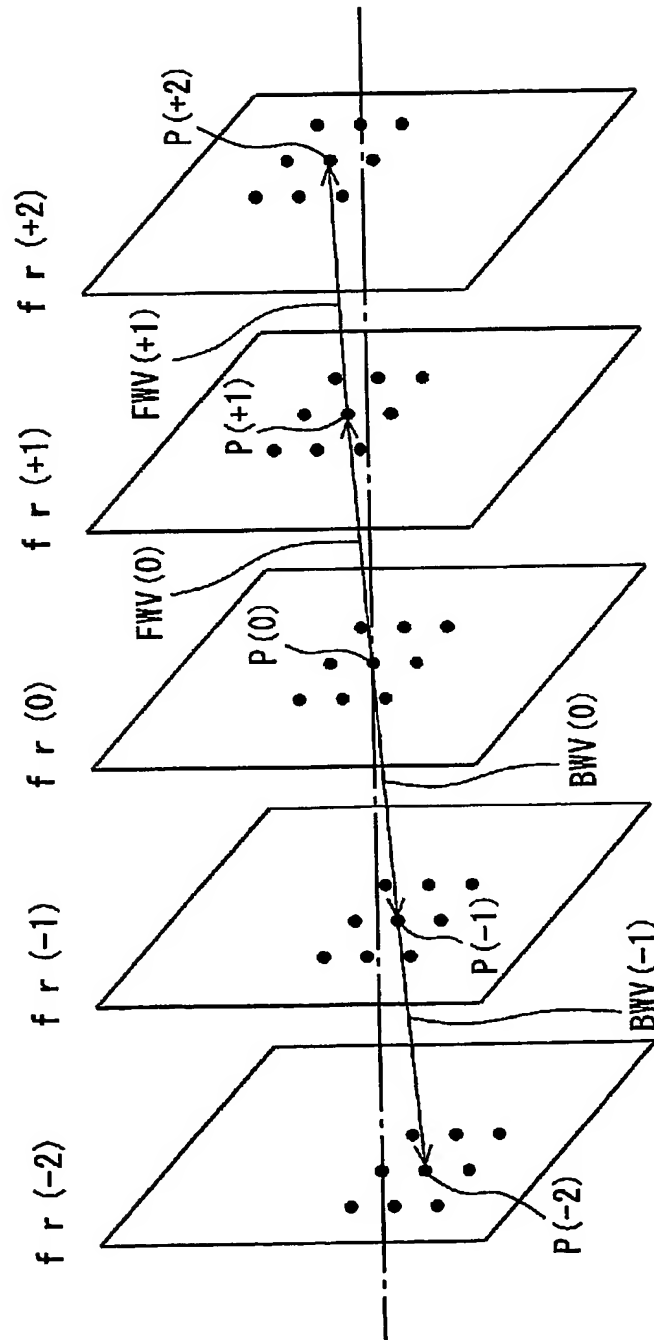
【図 7】

## 画素データの取り出し例



【図 8】

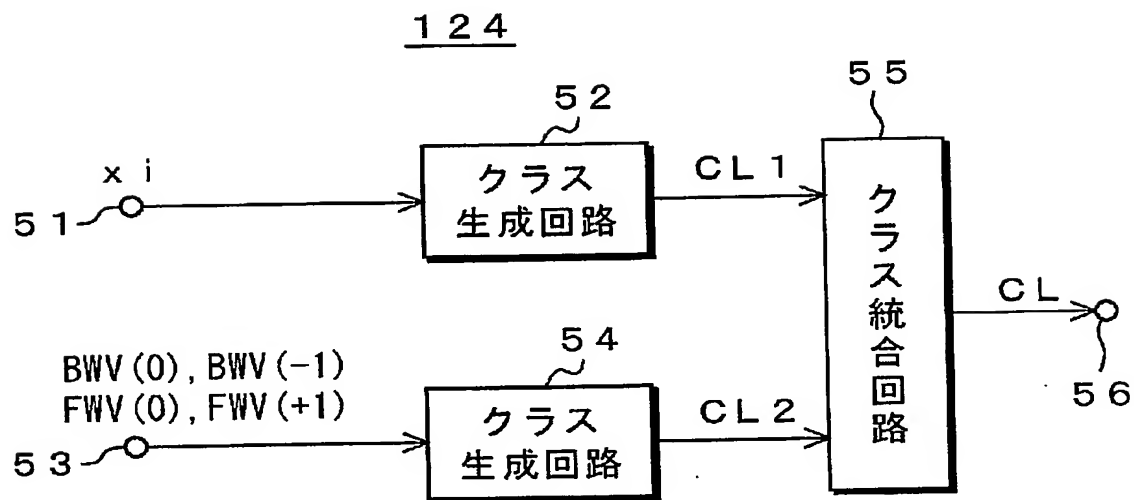
# 予測タップの各フレームの画素データの位置関係





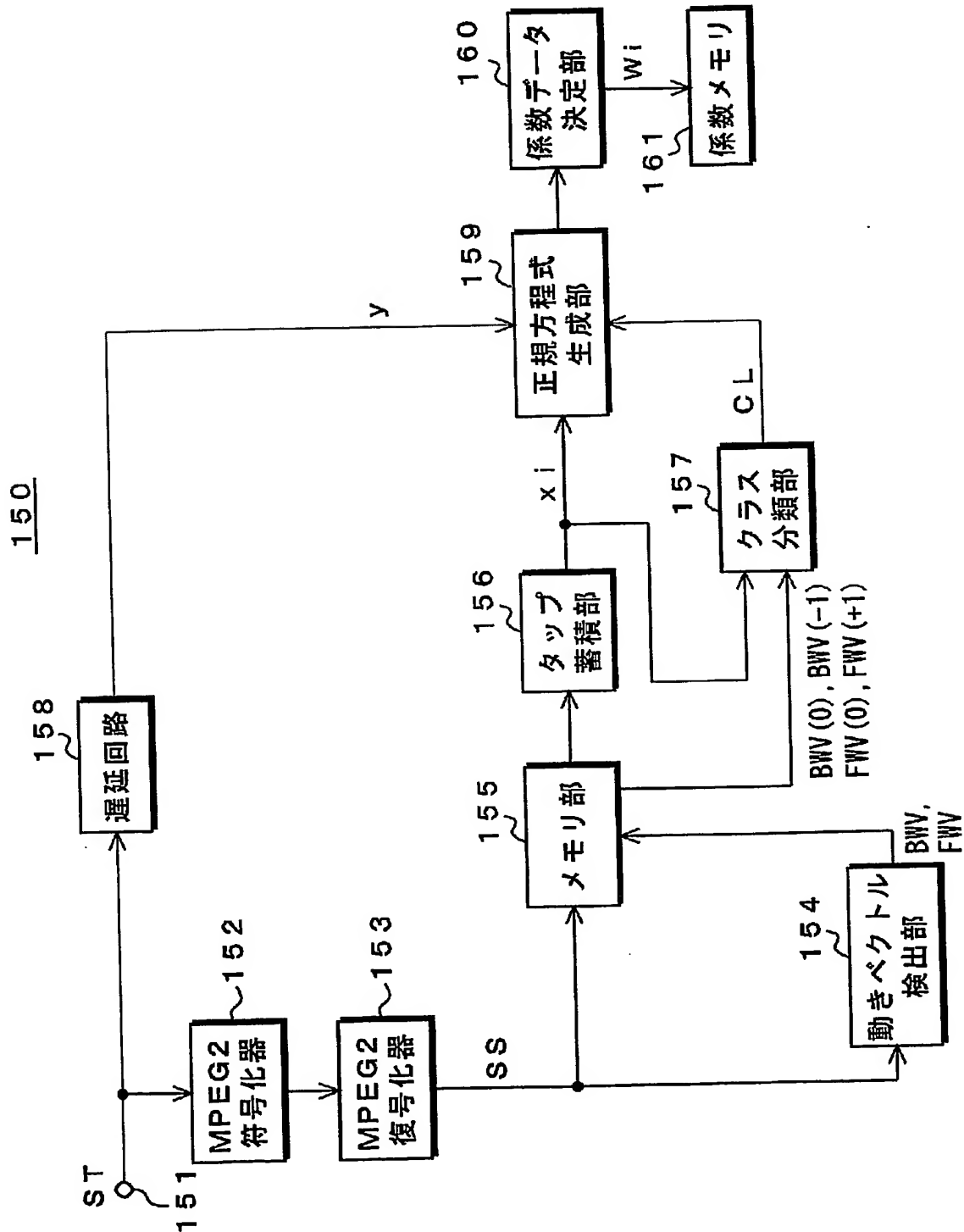
【図 9】

## クラス分類部



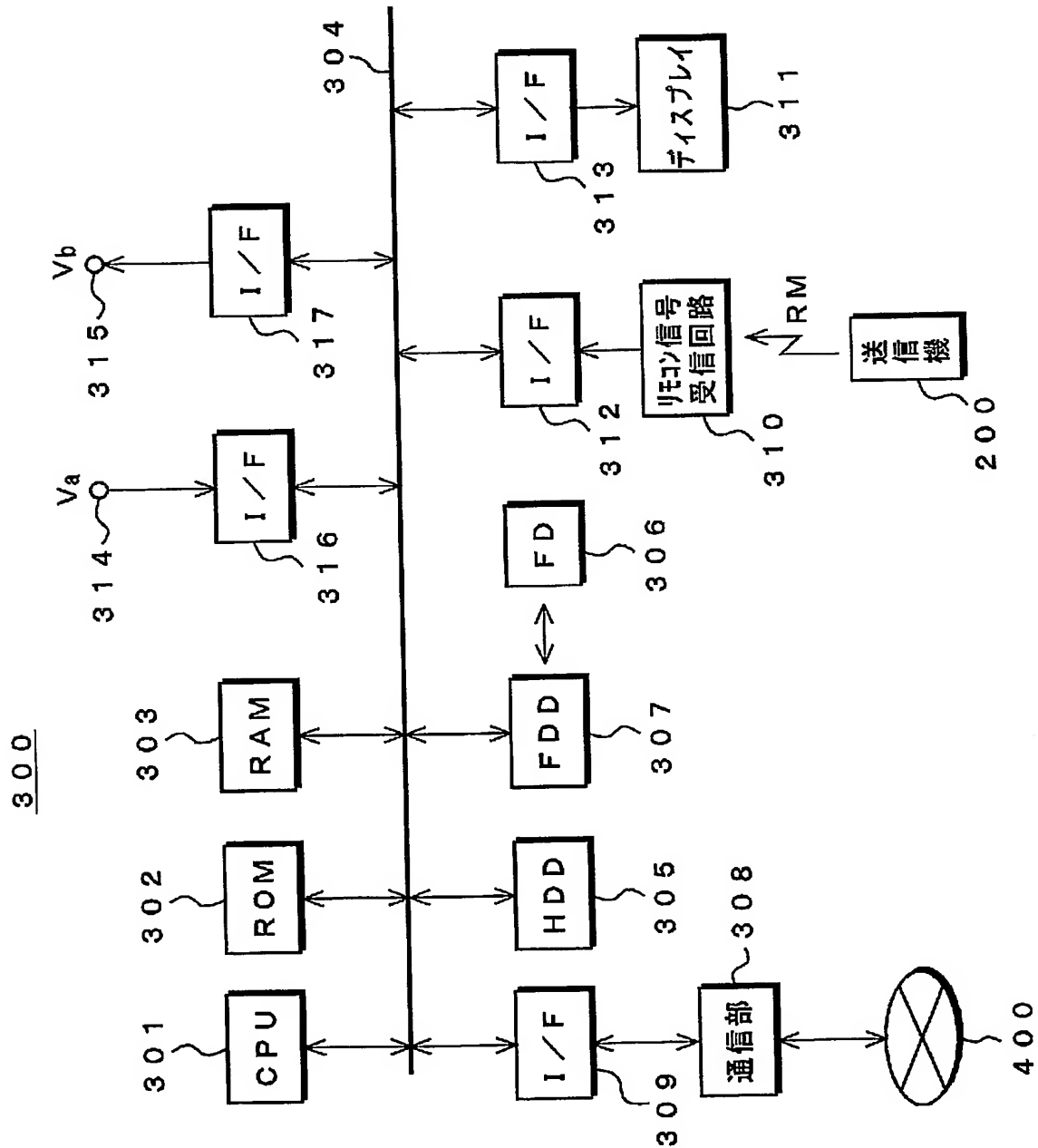
【図 10】

# 係数データ生成装置



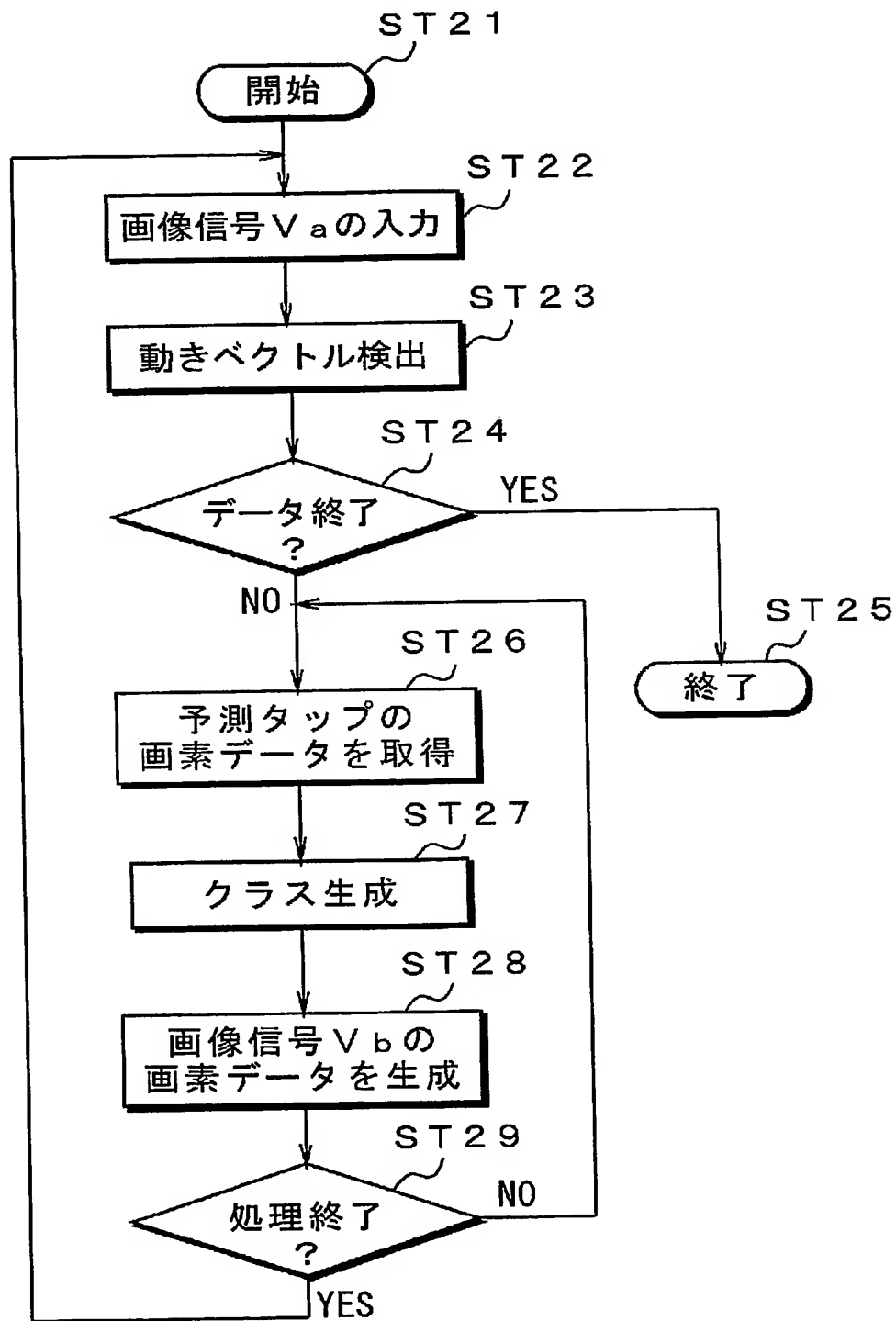
【図 11】

# 画像信号処理装置



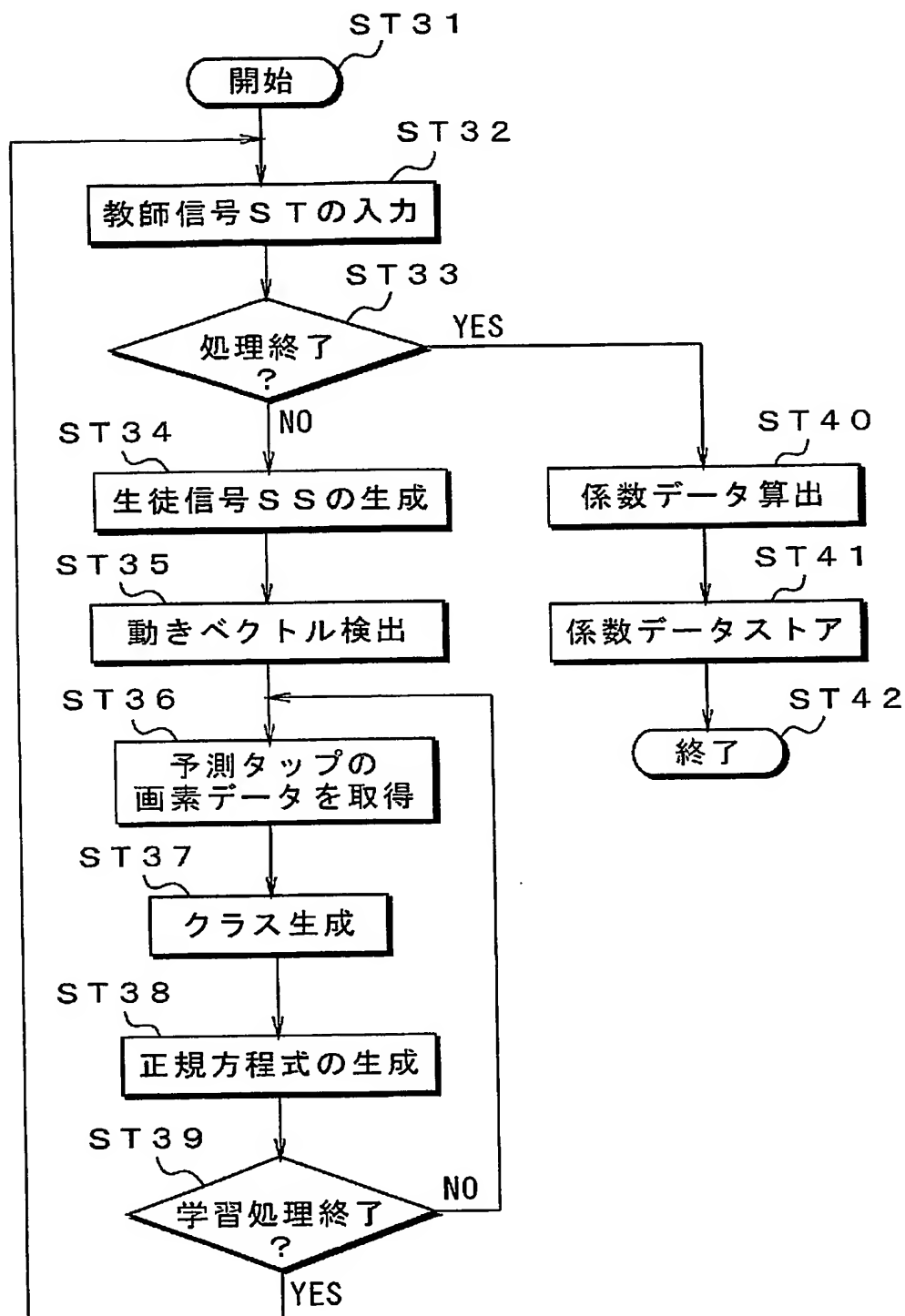
【図 12】

## 画像信号処理



【図 13】

## 係数データ生成処理



【書類名】 要約書

【要約】

【課題】 画像信号  $V_b$  の品質の向上を容易に実現する。

【解決手段】 メモリ部 121 には、画像信号  $V_a$  の各画素データと対にして動きベクトルも記憶する。メモリ部 121 は、画像信号  $V_a$  の連続する 5 フレームに基づいて、画像信号  $V_b$  における注目位置に対して空間方向及び時間方向の周辺に位置する複数の画素データを予測タップの画素データ  $x_i$  として出力する。この場合、現在フレームの前後のフレームは、動きベクトルにより動き補償される。クラス分類部 124 は、画素データ  $x_i$  およびメモリ部 121 で動き補償に使用した動きベクトル  $BWV(0), BWV(-1), FWV(0), FWV(+1)$  を用いて、画像信号  $V_b$  における注目位置の画素データが属するクラスを示すクラスコード  $CL$  を得る。演算回路 126 は、画素データ  $x_i$  と、クラスコード  $CL$  に対応した係数データ  $W_i$  とを用いて、推定式に基づいて、画像信号  $V_b$  における注目位置の画素データ  $y$  を求める。

【選択図】 図 1

特願 2002-337196

出願人履歴情報

識別番号

[000002185]

1. 変更年月日  
[変更理由]

住所  
氏名

1990年 8月30日  
新規登録  
東京都品川区北品川6丁目7番35号  
ソニー株式会社

**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant:

Defects in the images include but are not limited to the items checked:

- ☒ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☒ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☒ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☒ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**